

Лабораторная работа № 2. Исследование дешифратора и шифратора.

Цель работы: получение основных навыков проектирования схем в редакторе пакета **Quartus15**. Изучение функционирования простейшего КЦУ.

Задание на работу в лаборатории.

1. Набрать свой логин и пароль, открыть пользователя. На рабочем столе правой клавишей мыши создать значок запуска. В открывшемся окне возле строки **Имя** записать **Quartus15**, а возле строки **Команда** активировать **Просмотреть** и указать путь **(файловая система/afs/dcti.sut.ru/soft/quartus15)**. Затем нажать **ОК**, на рабочем столе появится ярлык **Quartus15**. Пользуясь созданным значком запустить пакет **Quartus 15.0**.
2. Пользуясь «Приложением 1» создайте проект, откройте файл Verilog HDL и запишите в нем текст **Программы 2.1**.

Программа 2.1

```
module dec
(input wire [2:0]adr,
output wire [7:0]mng);
reg [7:0]y;
assign mng=y;
always @(adr)
begin
    case(adr)
        3'b000: y=8'b00000001;
        3'b001: y=8'b00000010;
        3'b010: y=8'b00000100;
        3'b011: y=8'b00001000;
        3'b100: y=8'b00010000;
        3'b101: y=8'b00100000;
        3'b110: y=8'b01000000;
        3'b111: y=8'b10000000;
        default y=8'bxxxxxxxx;
    endcase;
end
endmodule
```

5. Сохраните и откомпилируйте полученный файл.
6. Пользуясь «Приложением 2», произведите функциональную симуляцию полученного устройства. Установить на входной шине интервал изменения сигнала **20ns**, используя опцию **C(count value)**.

7. Откройте новый Verilog HDL файл и наберите текст **Программы 2.2**.
Программа 2.2

```
module cod
(input wire [7:0]mng,
 output wire [2:0]adr);
reg [2:0]cd;
assign adr=cd;
always @(mng)
begin
    case(mng)
        8'b00000001: cd=3'b000;
        8'b00000010: cd=3'b001;
        8'b00000100: cd=3'b010;
        8'b00001000: cd=3'b011;
        8'b00010000: cd=3'b100;
        8'b00100000: cd=3'b101;
        8'b01000000: cd=3'b110;
        8'b10000000: cd=3'b111;
        default: cd=3'bzzz;
    endcase;
end
endmodule
```

8. Сохраните и откомпилируйте файл.

9. Проведите функциональную симуляцию полученного устройства с параметрами по п.6.

Отчет должен содержать программы функционирования устройств и диаграммы их работы.