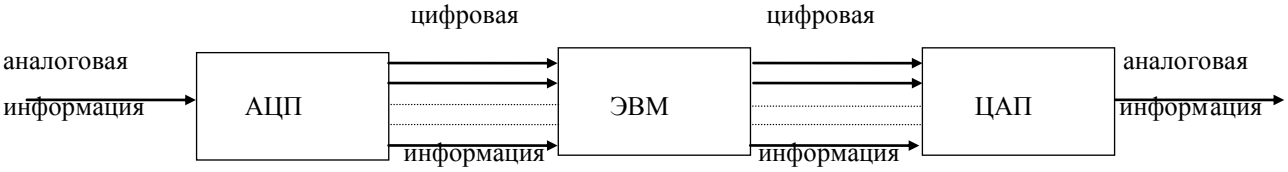
Тема № 3. преобразователи информации

Содержание и порядок проведения занятия	Время, мин
ВСТУПИТЕЛЬНАЯ ЧАСТЬ	5
ОСНОВНАЯ ЧАСТЬ	80
Учебные вопросы:	
1. Основные понятие о ЦАП и АЦП	15
2. Характеристики и параметры ЦАП	25
3. ЦАП со взвешенными резисторами	20
4. ЦАП на основе резистивной матрицы типа *R*-2*R*	20
ЗАКЛЮЧИТЕЛЬНАЯ ЧАСТЬ	5

VI. Текст лекции

1. Основные понятие о ЦАП и АЦП

Успехи цифровой техники привели к все большему распространению цифровых методов обработки информации. При этом возникла необходимость преобразования информации, заданной в аналоговой форме, в дискретную (цифровую) форму - АЦП и, наоборот цифровую форму информации преобразовать в аналоговую - ЦАП.



ЦАП и АЦП находят применение:

- в автоматизированных системах управления войсками, оружием, производственными процессами и пр., где задачу управления решает ЭВМ.
- при выдаче информации с ЭВМ на отображающее устройство
- (дисплей, графопостроители и др. устройства воспринимающие информацию в виде координат)-только ЦАП;
- для обработки информации в системах связи, в частности, с помощью цифровых фильтров;
- при измерении аналоговых величин (цифровые вольтметры)-АЦП.

Подавляющее большинство датчиков аналоговой информации выдают ее в виде напряжения. Поэтому АЦП является преобразователем напряжения в код (ПНК), а ЦАП - преобразователем кода в напряжение (ПКН).

2. Характеристики и параметры ЦАП

1. Число разрядов n - определяет разрешающую способность 1/2
2. Абсолютная погрешность преобразования δ_{FS}, МР (погрешность шкалы)
3. Нелинейность преобразования δ_L, %
4. Дифференциальная нелинейность δ_{LD}%
5. Время установления выходного напряжения (тока).
6. Время преобразования $T_{преобр}$. Определяет быстродействие ЦАП. Оно включает в себя время срабатывания аналогового ключа ($t_{ср}$), связанное с зарядом паразитных емкостей, задержку распространения фронта напряжения от звена к звену($t_{зад}$) и время срабатывания ОУ ($t_{оу}$).

$T_{преобр}=t_{кл}+t_{ср}+t_{зад}+t_{оу}$

Пренебрегая временем срабатывания ключа:

$T_{преобр}=3R_{вых}C_п + (n-1)R_{вых}C_п + t_{оу}$

Современные ЦАП выполняются по полупроводниковой технологии, совмещенной гибридной технологии или в виде микросхем с использованием ТТЛ, ЭСЛ, ИЛ или КМДП структур.

ЦАП низкой и средней точности (4-8 разрядов) и среднего быстродействия ($T_{преобр}$=единицы мкс) изготавливаются, как правило, на одном кристалле и содержат биполярные токовые ключи, резистивную матрицу на диффузионных резисторах и встроенные источники опорного напряжения.

ЦАП высокой точности (10-12 разрядов) среднего быстродействия выполняются чаще по КМДП технологии совмещенной с пленочными резисторами напыленными на поверхность кристалла, и внешними суммирующими усилителями.

Сверхбыстродействующие ($t_{преобр}$ = 10 нс), высокой точности ЦАП выполняются на биполярных токовых ключах типа ЭСЛ совмещенных с прецизионной пленочной резистивной матрицей.

Отечественная промышленность выпускает микросхемы ЦАП:

	n	T мкс
К572 ПА	10	t<5
К252 ПА 1	12	3
К594 ПА 1	12	t<3.5
К1108 ПА1	12	t<0.4

3. ЦАП со взвешенными резисторами

Схема ЦАП показана на рис.1

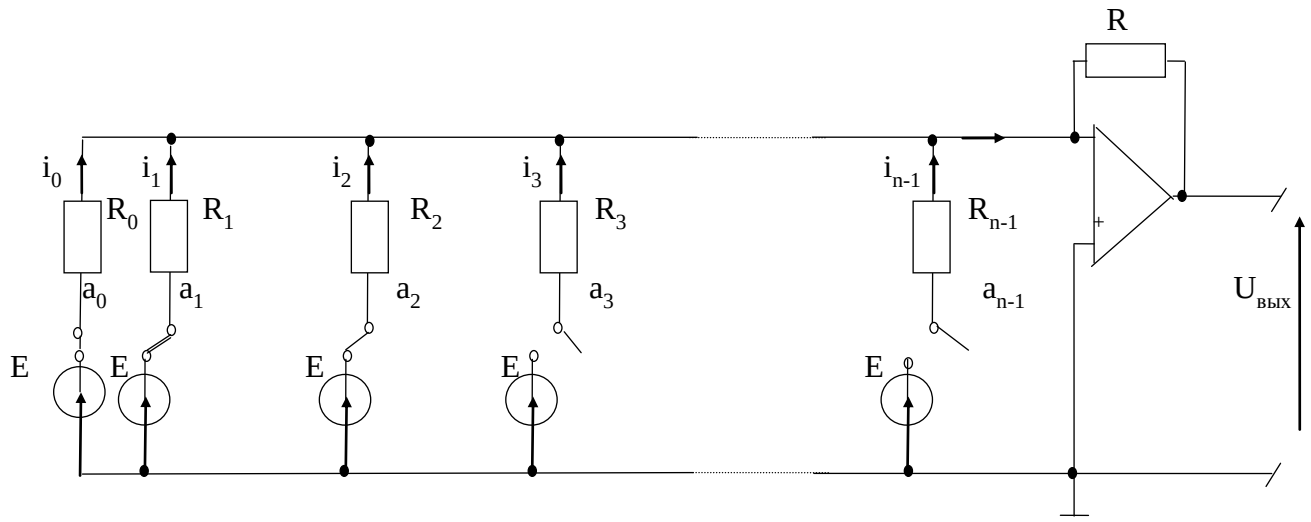


Рис.1

Номиналы сопротивлений резисторов выбираются в соответствии с взвешенным двоичным кодом:

$$R_0, R_1 = \frac{R_0}{2}, R_2 = \frac{R_0}{4}, R_3 = \frac{R_0}{8} \cdot \cdot \cdot \cdot \cdot R_{n-1} = \frac{R_0}{2^{(n-1)}}$$

Подключение опорных напряжений E к резисторам осуществляется аналоговыми ключами. Ключ Ki замыкается, если i-ый разряд кода a_i=1.

На основании принципа суперпозиции суммарный ток

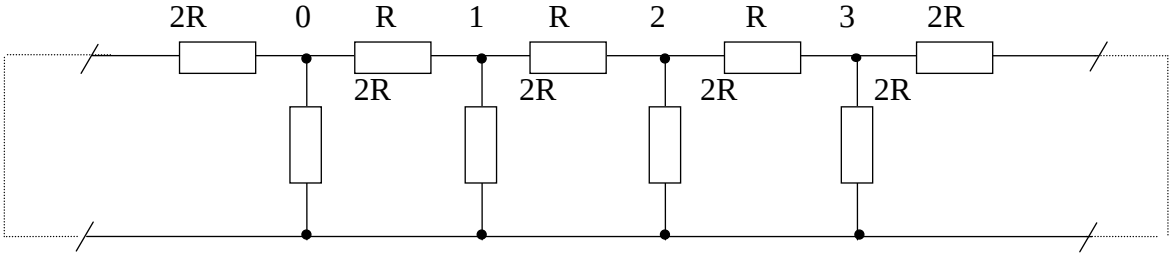
$$I_{\sum} = \sum_{i=0}^{n-1} ai \cdot \frac{E}{R_i}$$

и напряжение на выходах опорного усилителя:

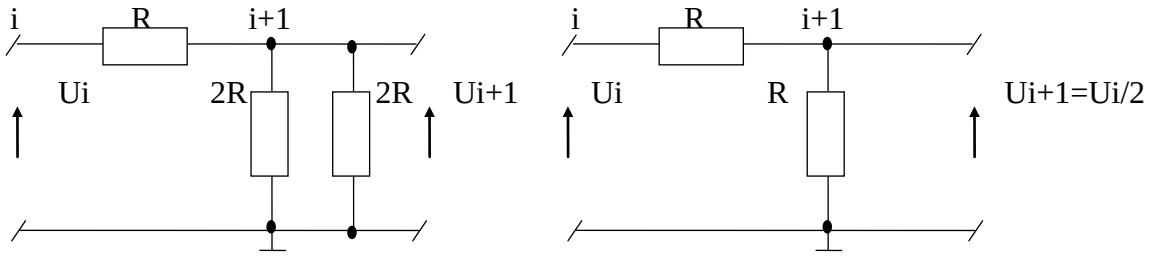
$$U_{\%o\hbar\rangle} \cong -I_{\sum} \cdot R = -E \cdot R \sum_{i=0}^{n-1} \frac{a_i}{R_i}$$

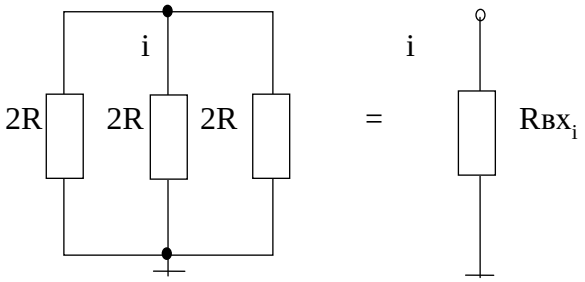
4. ЦАП на основе резистивной матрицы типа *R*-2*R*

Схема двоичного резистивного делителя типа R-2R имеет следующий вид:



Если оконечные резисторы соединить с оконечной шиной - "землей" или подключить к устройствам с малым выходным сопротивлением (источник напряжения, инвертирующий вход ОУ с обратной связью), то, как легко проследить, эквивалентное сопротивление справа и слева от любого i-го узла равно 2R и, следовательно, входное сопротивление, измеренное между любым узлом и общей шиной: $R_{вхi}$=2/3R





Создаваемое в i узле напряжение при переходе к соседнему "i+1" узлу уменьшается в два раза. Если делитель содержит "n" узлов-0, 1, 2,.(n-1), то напряжение U_0, создаваемое на одном крайнем нулевом узле образует реакцию на другом крайнем (n-1-ом) узле, равную $U_0/2$, т.е. при переходе от узла к узлу напряжение делится в соответствии с взвешенным двоичным кодом на 2, 4, 8, 16,...U_0, $U_1=U_0/2$, $U_2=U_0/4$, $U_3=U_0/8$,..., $U_{n-1}=U_0/2$.

ЦАП с одним источником опорного напряжения

(К-572 ПА-1 - упрощенная схема)

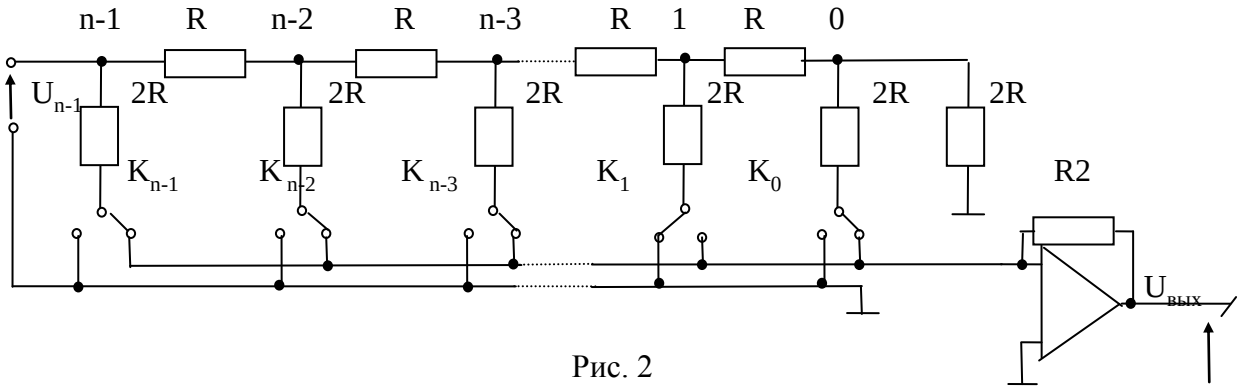


Рис. 2

Схема ЦАП показана на рис.2

Положения токовых ключей Ki определяются значениями соответствующих разрядов: при $a_i=1$ ключ обеспечивает подачу тока, ответвляемого от i-го узла, к масштабному усилителю, при $a_i=0$ - ток отводится на "землю".

Входное сопротивление масштабного усилителя $R_{вх} \rightarrow 0$. Поэтому независимо от положения ключа, ответвляется ток, $I_i = \frac{U_i}{2R}$, а учитывая, что напряжение от узла к узлу уменьшается в два раза, значит и ответвляющийся токи будут уменьшаться в два раза.

$$I_{n-1} = \frac{U_{n-1}}{2R}; I_{n-2} = \frac{I_{n-1}}{2} \cdot \cdot \cdot \cdot \cdot I_0 = \frac{I_{n-1}}{2^{(n-1)}}$$

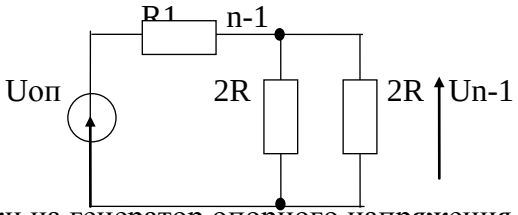
Суммарный ток, поступающий на масштабный усилитель, будет

$$I_{\Sigma} = \frac{U_{n-1}}{2R} \cdot \frac{1}{2^{(n-1)}} \sum_{i=0}^{n-1} ai \cdot 2^i$$

и выходное напряжение

$$Uâûõ = -I_{\Sigma} \cdot R_2$$

Наличие сопротивления R определяет напряжение на (n-1)-ом узле. Эквивалентная схема (n-1)-го узла независимо от положения ключа K_{n-1}:



Изменяя R, можно менять "вес" разрядных токов.

$$U_{n-1} = \frac{Un}{R_1 + R} \cdot R$$

Преимуществом ЦАП с одним источником опорного напряжения является постоянство нагрузки на генератор опорного напряжения независимо от преобразуемой кодовой комбинации.
Помимо своего основного назначения - преобразования кода в аналоговую величину напряжения (тока) - этот ЦАП может использоваться в качестве умножающего устройства.
Если для заданной цифровой комбинации коэффициент передачи ЦАП,

$$K = \frac{U_{вых}}{Uвв} = const$$

то, подавая вместо постоянного опорного напряжения Uоп входное напряжение Uвх, изменяющееся по некоторому закону, получим напряжение на выходе той же формы, но измененное в К раз:

$$Uввы = K \cdot Uвв$$

Изменяя код, подаваемый на ЦАП, можно менять величину множителя К.

Если токовые ключи допускают прохождение тока в разных направлениях (таким свойством обладают токовые ключи выполненные на основе МОП транзисторов в режиме малых напряжений на стоке). То умножение будет осуществляться независимо от знака входного напряжения.

Микросхемы ЦАП

К572ПА1 – КМОП технология, совместимая со стандартными ТТЛ уровнями. 10-разрядный ЦАП, с возможностью реализации полного двух- и четырех квадрантного умножения. По схеме с одним источником опорного напряжения. (В лабораторной работе используется эта ИМС и в 1ой и во 2ой части, при исследовании АЦП, используется регистр последовательного двоичного приближения К155ИР17).

- Дифференциальная нелинейность δ_{LD}% ±0,1-0,8.
- Абсолютная погрешность преобразования δ_{FS}, МР ±30;
- Время установления выходного тока t_{SI}, мкс ≤5,
- Имеется плакат.

К572ПА2 – 12-разрядный умножающий, имеет два входных регистра, позволяющих осуществить считывание и промежуточное хранение преобразуемых данных. От ПА1 отличается схемотехнически только разрядностью и наличием регистров.

- Дифференциальная нелинейность δ_{LD}% ±0,025-0,1.
- Абсолютная погрешность преобразования δ_{FS}, МР ±20;
- Время установления выходного тока t_{SI}, мкс ≤15,

К594ПА1 – биполярная технология, параллельный 12 разрядный ЦАП. В старших разрядах (с 1го по 8й) используются взвешенные резисторы, в младших разрядах (с 9го по 12й) - резистивная матрица R–2R. Построен по принципу суммирования токов.

- Дифференциальная нелинейность δ_{LD}% 0,012.
- Время установления выходного тока t_{SI}, мкс 3,5
- Имеется плакат.

К1108ПА1 – биполярная тонкопленочная технология, 12 разрядный ЦАП для построения блоков аналогового ввода-вывода. Стандартные ТТЛ уровни. Построена на основе делителя R-2R2.

- Дифференциальная нелинейность δ_{LD}% ±0,024.
- Абсолютная погрешность преобразования δ_{FS}, МР ±30;
- Время установления выходного тока t_{SI}, мкс ≤400.