



Вычислительная и микропроцессорная техника

M26 СЧЕТЧИКИ

ьыъ.рф/еъуА

Цель работы

Познакомиться принципами работы счетчиков. Спроектировать кодопреобразователь на примере драйвера для семисегментного индикатора отладочной платы DE1-SoC.

Задание на лабораторную работу

- Создать модуль синхронного двоичного суммирующего счетчика на языке Verilog;
- Выполнить функциональную симуляцию синхронного двоичного суммирующего счетчика согласно варианту;
- Создать модуль синхронного двоичного вычитающего счетчика на языке Verilog;
- Выполнить функциональную симуляцию синхронного двоичного вычитающего счетчика согласно варианту;
- Создать модуль синхронного двоичного реверсивного счетчика на языке Verilog;
- Выполнить функциональную симуляцию синхронного двоичного реверсивного счетчика согласно варианту;
- Создать модуль синхронного недвоичного счетчика на языке Verilog;
- Выполнить функциональную симуляцию синхронного недвоичного счетчика согласно варианту;
- Получить RTL-схемы.

Выполнение работы

1. Создайте проект. Путь **/VMT/Lab26/** название **Lab26**.

Синхронный двоичный суммирующий счетчик

1. Создайте файл типа *Verilog HDL*. Сохраните под именем *cntinc.v*.
2. Напишите код синхронного двоичного суммирующего счетчика разрядности n (в зависимости [варианта](#)) на языке Verilog (входы clk, en , ges , выходы $q[n-1:0]$).

3. Сделайте файл *cntinc.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
4. Произведите функциональную симуляцию счетчика (по вариантам). Выберите режим отображения беззнаковый десятичный (unsigned decimal).
5. Сохраните результаты работы от 0 до 320 нс (если важная информация не помещается, то до 640 нс.).

Синхронный двоичный вычитающий счетчик

6. Создайте файл типа *Verilog HDL*. Сохраните под именем *cntdec.v*.
7. Напишите код синхронного двоичного вычитающего счетчика разрядности n (в зависимости [варианта](#)) на языке Verilog (входы clk, en, ges, выходы $q[n-1:0]$).
8. Сделайте файл *cntdec.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
9. Произведите функциональную симуляцию счетчика (по вариантам). Выберите режим отображения беззнаковый десятичный (unsigned decimal).
10. Сохраните результаты работы от 0 до 320 нс (если важная информация не помещается, то до 640 нс.).

Синхронный двоичный реверсивный счетчик

11. Создайте файл типа *Verilog HDL*. Сохраните под именем *cntrev.v*.
12. Напишите код синхронного двоичного реверсивного счетчика разрядности n (в зависимости [варианта](#)) на языке Verilog (входы clk, en, ges, gev, выходы $q[n-1:0]$).
13. Сделайте файл *cntdec.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
14. Произведите функциональную симуляцию счетчика (по вариантам). Выберите режим отображения беззнаковый десятичный (unsigned decimal).
15. Сохраните результаты работы от 0 до 320 нс (если важная информация не помещается, то до 640 нс.).

Недвоичный синхронный счетчик

16. Создайте файл типа *Verilog HDL*. Сохраните под именем *nonbin_cnt.v*.
17. Напишите код синхронного недвоичного суммирующего или вычитающего (в зависимости [варианта](#)) счетчика разрядности n с начальным состоянием **start** и конечным состоянием **stop** (в зависимости от варианта) на языке Verilog (входы clk, en, ges, gev,

выходы $q[n-1:0]$). Переход в начальное состояние производится синхронно (синхронная установка).

18. Сделайте файл *nonbin_cnt.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
19. Произведите функциональную симуляцию счетчика (по вариантам). Выберите режим отображения беззнаковый десятичный (*unsigned decimal*).
20. Сохраните результаты работы от 0 до 320 нс (если важная информация не помещается, то до 640 нс.).

Варианты симуляции

Синхронный двоичный суммирующий счетчик

- n - разрядность недвоичного счетчика;
- *start* - начальное состояние;
- i - состояние удержания счетчика;
- N - количество тактов удержания;
- Период тактового сигнала - 10 нс;
- Сигнал *res* = 1, кроме 15 нс до 25 нс, где *res* = 0;

	Вариант							
	1	2	3	4	5	6	7	8
start	4	0	15	3	5	1	4	11
i	1	12	5	0	2	4	1	1
N	4	2	3	4	3	1	1	3
n	3	4	4	3	3	3	3	4

	Вариант							
	9	10	11	12	13	14	15	16
start	7	0	5	10	14	2	0	0
i	4	3	2	7	4	5	6	1
N	4	1	3	1	3	2	4	1
n	3	3	3	4	4	3	3	3

	Вариант							
	17	18	19	20	21	22	23	24
start	0	1	4	11	11	2	2	0
i	12	5	1	8	8	6	6	2

N	2	3	1	2	2	3	3	4
n	4	4	3	4	4	3	4	3

Синхронный двоичный вычитающий счетчик

- n-разрядность не двоичного счетчика;
- start - начальное состояние;
- i - состояние удержания счетчика;
- N - количество тактов удержания;
- Период тактового сигнала - 10 нс;
- Сигнал $res = 1$, кроме 15 нс до 25 нс, где $res = 0$;

	Вариант							
	1	2	3	4	5	6	7	8
start	10	7	5	3	14	5	2	15
i	7	4	2	0	11	2	4	12
N	1	2	4	2	4	1	2	2
n	4	3	3	4	4	3	3	4

	Вариант							
	9	10	11	12	13	14	15	16
start	7	2	2	0	1	11	0	5
i	4	6	6	2	3	1	12	2
N	3	3	3	4	4	3	2	3
n	4	3	3	3	3	4	4	3

	Вариант							
	17	18	19	20	21	22	23	24
start	2	8	8	1	11	7	5	1
i	14	5	5	4	8	4	2	13
N	2	4	1	1	4	2	3	2
n	4	4	4	3	4	4	3	4

Синхронный двоичный реверсивный счетчик

- n-разрядность не двоичного счетчика;
- start - начальное состояние;
- i - состояние удержания счетчика;
- N - количество тактов удержания;

- Для 3-х разрядного счетчика $gev = 1$ на 2, 3, 6 фронтах сигнала синхронизации.
- Для 4-х разрядного счетчика $gev = 1$ на 6, 7, 8, 12 фронтах сигнала синхронизации.
- В остальных случаях $gev = 0$.
- Период тактового сигнала - 10 нс.
- Сигнал $ges = 1$, кроме 15 нс до 25 нс, где $ges = 0$;

	Вариант							
	1	2	3	4	5	6	7	8
start	6	2	10	12	0	8	2	11
i	3	6	0	9	4	5	14	1
N	1	1	3	4	2	2	2	3
n	4	3	4	4	3	4	4	4

	Вариант							
	9	10	11	12	13	14	15	16
start	6	14	0	1	14	0	1	1
i	3	11	2	5	11	3	5	5
N	4	4	2	3	4	4	3	3
n	4	4	3	3	4	3	3	4

	Вариант							
	17	18	19	20	21	22	23	24
start	14	15	3	1	3	4	2	5
i	11	5	0	5	0	1	6	2
N	4	3	3	3	1	4	3	1
n	4	4	3	3	3	3	3	3

Недвоичный синхронный счетчик

- n-разрядность недвоичного счетчика;
- start - начальное состояние;
- stop - конечное состояние;
- i - состояние удержания счетчика;
- N - количество тактов удержания;
- Период тактового сигнала - 10 нс;
- Сигнал $ges = 1$, кроме 15 нс до 25 нс, где $ges = 0$;
- Тип счетчика указан в варианте;

	Вариант							
	1	2	3	4	5	6	7	8
start	0	1	12	1	9	4	3	6
stop	2	5	7	5	1	14	5	1
тип	выч.	сумм.	сумм.	сумм.	выч.	сумм.	выч.	выч.
i	4	4	13	4	6	6	0	3
N	3	4	1	3	2	2	2	2
n	3	3	4	3	4	4	3	3

	Вариант							
	9	10	11	12	13	14	15	16
start	8	1	6	2	1	2	10	13
stop	3	6	1	6	5	6	5	8
тип	сумм.	сумм.	выч.	сумм.	сумм.	выч.	сумм.	выч.
i	2	4	3	4	4	0	14	10
N	1	3	1	2	3	1	2	3
n	4	3	4	3	3	3	4	4

	Вариант							
	17	18	19	20	21	22	23	24
start	5	2	12	2	5	7	11	5
stop	0	7	7	12	2	3	6	0
тип	сумм.	выч.	выч.	выч.	сумм.	сумм.	сумм.	выч.
i	7	0	9	14	6	2	0	2
N	4	4	1	2	4	1	4	2
n	3	3	4	4	3	4	4	3

Содержание отчета

- Схемы счетчиков;
- Коды счетчиков;
- RTL-схемы счетчиков;
- Функциональные симуляции работы счетчиков;
- Заключение (выводы о работе счетчиков).