



Вычислительная и микропроцессорная техника

M24 ТРИГГЕРЫ

vyty.rf/ueeE

Цель работы

Познакомиться принципами работы RS, D, JK, T-триггеров.

Задание на лабораторную работу

- Создать модули триггеров на языке Verilog;
- Выполнить временную симуляцию триггеров согласно варианту;
- Получить RTL-схему триггеров. Сравнить схемы.

Выполнение работы

1. Создайте проект. Путь **/VMT/Lab24/** название **Lab24**.

Асинхронный RS-триггер

2. Создайте файл типа *Verilog HDL*. Сохраните под именем *rs_ff.v*.
3. Запрограммируйте асинхронный RS-триггер на языке Verilog (входы R, S с активными нулями, выходы Q, nQ).
4. Сделайте файл *rs_ff.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
5. Произведите функциональную симуляцию триггера (по вариантам).
6. Сохраните результаты работы от 0 до 320 нс. На временной диаграмме подпишите состояния триггера.

D-триггер

7. Создайте файл типа *Verilog HDL*. Сохраните под именем *d_ff.v*.
8. Запрограммируйте D-триггер на языке Verilog (входы R, S, C, D, выходы Q, nQ).
9. Сделайте файл *d_ff.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
10. Произведите функциональную симуляцию триггера (по вариантам).
11. Сохраните результаты работы от 0 до 320 нс. На временной диаграмме подпишите состояния триггера.

JK-триггер

12. Создайте файл типа *Verilog HDL*. Сохраните под именем *jk_ff.v*.
13. Запрограммируйте JK-триггер на языке Verilog (входы R, S, C, J, K, выходы Q, nQ).
14. Сделайте файл *jk_ff.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
15. Произведите функциональную симуляцию триггера (по вариантам).
16. Сохраните результаты работы от 0 до 320 нс. На временной диаграмме подпишите состояния триггера.

T-триггер

17. Создайте файл типа *Verilog HDL*. Сохраните под именем *t_ff.v*.
18. Запрограммируйте T-триггер на языке Verilog (входы R, T, выход Q).
19. Сделайте файл *t_ff.v* старшим в иерархии файлов. Выполните анализ и синтез проекта.
20. Произведите функциональную симуляцию триггера (по вариантам).
21. Сохраните результаты работы от 0 до 320 нс. На временной диаграмме подпишите состояния триггера.

Содержание отчета

- Схемы триггеров;
- Программы триггеров на языке Verilog;
- Временные диаграммы работы триггеров с указанием состояний;
- RTL-схемы модулей.

Варианты симуляции

Асинхронный RS-триггер

Сигнал на входах R и S задается при помощи инструмента Overwrite Clock с указанными периодом, фазой и коэффициентом заполнения.

Входы	Вариант											
	1	2	3	4	5	6	7	8	9	10	11	12
R	45 нс, 18 нс, 45 %	65 нс, 5 нс, 27 %	60 нс, 5 нс, 61 %	41 нс, 9 нс, 40 %	41 нс, 18 нс, 39 %	60 нс, 17 нс, 51 %	37 нс, 8 нс, 35 %	64 нс, 16 нс, 54 %	59 нс, 4 нс, 50 %	42 нс, 18 нс, 48 %	49 нс, 3 нс, 53 %	59 нс, 15 нс, 62 %
S	48 нс, 13 нс, 17 %	44 нс, 12 нс, 11 %	51 нс, 20 нс, 67 %	51 нс, 13 нс, 18 %	44 нс, 16 нс, 32 %	64 нс, 2 нс, 67 %	48 нс, 3 нс, 33 %	54 нс, 5 нс, 27 %	57 нс, 15 нс, 33 %	49 нс, 18 нс, 25 %	42 нс, 10 нс, 59 %	38 нс, 7 нс, 50 %

Входы	Вариант											
	13	14	15	16	17	18	19	20	21	22	23	24
R	44 нс, 2 нс, 41 %	36 нс, 2 нс, 44 %	49 нс, 19 нс, 22 %	41 нс, 17 нс, 10 %	65 нс, 4 нс, 19 %	30 нс, 6 нс, 11 %	51 нс, 15 нс, 15 %	33 нс, 14 нс, 12 %	69 нс, 19 нс, 26 %	52 нс, 12 нс, 10 %	62 нс, 2 нс, 46 %	36 нс, 7 нс, 63 %
S	40 нс, 20 нс, 24 %	39 нс, 17 нс, 22 %	36 нс, 14 нс, 54 %	47 нс, 17 нс, 37 %	53 нс, 17 нс, 12 %	43 нс, 14 нс, 17 %	65 нс, 19 нс, 11 %	52 нс, 19 нс, 54 %	57 нс, 13 нс, 13 %	47 нс, 17 нс, 63 %	42 нс, 16 нс, 22 %	39 нс, 11 нс, 28 %

D-триггер

На вход D подать последовательность из 16 бит. Длительность каждого бита принять равной 20 нс.

Сигнал на входах R, S задается при помощи инструмента Overwrite Clock с указанными периодом, фазой и коэффициентом заполнения.

Сигнал на входе C задается при помощи инструмента Overwrite Clock с указанными частотой, ГГц, фазой и коэффициентом заполнения.

Вход	Вариант											
	1	2	3	4	5	6	7	8	9	10	11	12
R	90 нс, 22 нс, 94 %	99 нс, 19 нс, 85 %	86 нс, 5 нс, 91 %	71 нс, 3 нс, 91 %	72 нс, 28 нс, 94 %	88 нс, 17 нс, 95 %	93 нс, 55 нс, 93 %	85 нс, 29 нс, 94 %	72 нс, 95 нс, 86 %	78 нс, 12 нс, 90 %	85 нс, 29 нс, 90 %	98 нс, 12 нс, 95 %
S	81 нс, 94 нс, 93 %	99 нс, 8 нс, 86 %	82 нс, 59 нс, 88 %	83 нс, 11 нс, 90 %	94 нс, 13 нс, 85 %	94 нс, 8 нс, 95 %	71 нс, 57 нс, 91 %	82 нс, 2 нс, 89 %	79 нс, 95 нс, 85 %	76 нс, 55 нс, 90 %	86 нс, 14 нс, 94 %	77 нс, 84 нс, 87 %
C	45 МГц, 5 нс, 12 %	60 МГц, 13 нс, 15 %	41 МГц, 4 нс, 6 %	60 МГц, 7 нс, 15 %	60 МГц, 15 нс, 7 %	56 МГц, 9 нс, 8 %	44 МГц, 12 нс, 13 %	47 МГц, 15 нс, 5 %	60 МГц, 13 нс, 8 %	44 МГц, 14 нс, 5 %	48 МГц, 9 нс, 15 %	45 МГц, 6 нс, 13 %
D	1101 1110 1111 1010	1100 1001 1101 1110	1110 1010 1111 1001	1000 1100 1011 1100	1100 1100 1100 1101	1001 1100 1101 1010	1011 1000 1100 1001	1000 1101 1011 1001	1100 1010 1011 1011	1110 1100 1010 1110	1001 1101 1011 1110	1101 1001 1100 1011

Вход	Вариант											
	13	14	15	16	17	18	19	20	21	22	23	24
R	84 нс, 80 нс, 85 %	89 нс, 98 нс, 93 %	89 нс, 25 нс, 92 %	91 нс, 80 нс, 91 %	72 нс, 11 нс, 89 %	77 нс, 72 нс, 93 %	73 нс, 68 нс, 93 %	99 нс, 37 нс, 91 %	98 нс, 50 нс, 95 %	77 нс, 79 нс, 88 %	92 нс, 9 нс, 85 %	74 нс, 28 нс, 89 %
S	70 нс, 66 нс, 85 %	84 нс, 77 нс, 90 %	88 нс, 54 нс, 94 %	78 нс, 5 нс, 89 %	80 нс, 24 нс, 92 %	97 нс, 86 нс, 86 %	97 нс, 92 нс, 87 %	72 нс, 41 нс, 85 %	82 нс, 20 нс, 90 %	96 нс, 88 нс, 95 %	82 нс, 96 нс, 87 %	79 нс, 90 нс, 94 %

C	47 МГц, 3 нс, 12 %	51 МГц, 14 нс, 10 %	47 МГц, 13 нс, 9 %	47 МГц, 14 нс, 10 %	45 МГц, 5 нс, 15 %	56 МГц, 8 нс, 15 %	58 МГц, 13 нс, 10 %	59 МГц, 10 нс, 14 %	58 МГц, 6 нс, 15 %	48 МГц, 4 нс, 13 %	40 МГц, 1 нс, 10 %	57 МГц, 2 нс, 6 %
D	1000 1010 1001 1010	1111 1000 1000 1001	1010 1001 1100 1001	1111 1010 1100 1101	1000 1000 1101 1011	1001 1101 1110 1011	1001 1000 1111 1111	1101 1001 1111 1111	1011 1100 1000 1111	1111 1111 1001 1010	1000 1011 1000 1111	1100 1101 1011 1111

JK-триггер

На входы J, K подать последовательность из 16 бит. Длительность каждого бита принять равной 20 нс.

Сигнал на входах R, S задается при помощи инструмента Overwrite Clock с указанными периодом, фазой и коэффициентом заполнения.

Сигнал на входе C задается при помощи инструмента Overwrite Clock с указанными частотой, ГГц, фазой и коэффициентом заполнения.

Входы	Вариант											
	1	2	3	4	5	6	7	8	9	10	11	12
R	125 нс, 98 нс, 88 %	125 нс, 50 нс, 93 %	126 нс, 64 нс, 93 %	126 нс, 40 нс, 87 %	122 нс, 73 нс, 90 %	124 нс, 81 нс, 86 %	133 нс, 22 нс, 92 %	138 нс, 64 нс, 90 %	146 нс, 83 нс, 95 %	127 нс, 57 нс, 88 %	140 нс, 44 нс, 93 %	147 нс, 35 нс, 94 %
S	129 нс, 65 нс, 94 %	139 нс, 32 нс, 90 %	128 нс, 67 нс, 92 %	138 нс, 37 нс, 89 %	123 нс, 21 нс, 89 %	140 нс, 25 нс, 95 %	130 нс, 17 нс, 87 %	132 нс, 9 нс, 91 %	139 нс, 10 нс, 91 %	122 нс, 82 нс, 85 %	145 нс, 52 нс, 88 %	134 нс, 9 нс, 88 %
C	47 МГц, 4 нс, 15 %	42 МГц, 3 нс, 12 %	48 МГц, 1 нс, 15 %	40 МГц, 3 нс, 12 %	51 МГц, 7 нс, 8 %	59 МГц, 5 нс, 11 %	47 МГц, 6 нс, 15 %	47 МГц, 14 нс, 12 %	42 МГц, 14 нс, 5 %	49 МГц, 6 нс, 12 %	52 МГц, 9 нс, 7 %	41 МГц, 2 нс, 10 %
J	1010 1101 1100 1110	1100 1011 1100 1100	1010 1101 1010 1111	1001 1110 1100 1011	1011 1110 1100 1100	1110 1101 1011 1111	1110 1010 1110 1101	1011 1001 1001 1101	1010 1101 1010 1110	1101 1011 1110 1010	1001 1110 1111 1110	1011 1110 1101 1001
K	1011 1011 1000 1000	1111 1111 1101 1100	1111 1101 1100 1100	1011 1110 1000 1111	1010 1010 1110 1011	1011 1011 1000 1100	1001 1101 1110 1100	1011 1010 1011 1000	1100 1100 1011 1011	1110 1111 1000 1001	1100 1110 1100 1110	1011 1111 1010 1010

Входы	Вариант											
	13	14	15	16	17	18	19	20	21	22	23	24
R	131 нс, 28 нс, 90 %	141 нс, 47 нс, 91 %	149 нс, 23 нс, 91 %	134 нс, 98 нс, 94 %	127 нс, 78 нс, 95 %	146 нс, 15 нс, 89 %	139 нс, 10 нс, 90 %	147 нс, 7 нс, 89 %	122 нс, 37 нс, 93 %	149 нс, 6 нс, 88 %	140 нс, 70 нс, 88 %	128 нс, 18 нс, 94 %
S	147 нс, 29 нс,	142 нс, 64 нс,	123 нс, 68 нс,	148 нс, 38 нс,	135 нс, 41 нс,	137 нс, 60 нс,	124 нс, 60 нс,	127 нс, 81 нс,	137 нс, 19 нс,	141 нс, 90 нс,	135 нс, 53 нс,	144 нс, 22 нс,

	95 %	85 %	85 %	85 %	91 %	88 %	86 %	85 %	89 %	90 %	86 %	95 %
С	60 МГц, 8 нс, 8 %	55 МГц, 10 нс, 14 %	47 МГц, 1 нс, 9 %	56 МГц, 3 нс, 8 %	60 МГц, 4 нс, 10 %	40 МГц, 2 нс, 13 %	57 МГц, 15 нс, 12 %	42 МГц, 14 нс, 9 %	47 МГц, 6 нс, 10 %	50 МГц, 6 нс, 6 %	44 МГц, 15 нс, 8 %	56 МГц, 14 нс, 14 %
Ј	1110 1111 1101 1010	1111 1110 1110 1011	1011 1110 1010 1111	1011 1100 1110 1110	1110 1000 1000 1111	1110 1110 1111 1010	1111 1101 1001 1111	1111 1000 1101 1101	1111 1001 1101 1000	1000 1101 1110 1001	1000 1100 1101 1000	1111 1000 1111 1010
К	1101 1111 1101 1111	1100 1001 1011 1010	1111 1011 1001 1101	1001 1100 1011 1101	1011 1011 1011 1011	1011 1101 1111 1101	1100 1100 1101 1100	1101 1110 1010 1100	1100 1011 1001 1011	1100 1101 1011 1100	1010 1001 1010 1111	1111 1010 1011 1101

Т-триггер

На R подать 1. На вход R также подать "0" от 0 до 5 нс.

Сигнал на входе Т задается случайным (Random Values) каждый интервал сетки (10 нс).