

## СП «Факультет ДВО»

Федеральное государственное образовательное учреждение высшего профессионального образования «Санкт-Петербургский государственный политехнический университет имени Петра Великого» предлагает для приобретения полиграфическую продукцию в сфере телекоммуникаций:

1. Системы мобильной связи
2. IP-телефония
3. Радио связь
4. Сети связи
5. Системы компьютеров и др.

Также в по гуманитарным наукам:

1. История связи
2. Связи с общественностью и др.

Полный список изданий Вы можете найти на сайте [www.dvo.spb.ru](http://www.dvo.spb.ru)

Вся литература написана преподавателями и научными работниками СПбГУТ и предназначена для студентов и аспирантов по специальностям: информационные системы и технологии, многоканальные телекоммуникационные системы, радиосвязь, радиовещание и телерадиовещание, технологии сетей связи и др., также может быть полезным и для научно-исследовательских разработок.

Кроме того, мы предоставляем издательские и полиграфические услуги.

Наш адрес:  
наб. р. Мойки, д. 61, ауд. 532  
пр. Большевиков 22 к. 1 СПбГУТ  
тел.: 315-32-27, факс.: 315-32-27 (для ДВО)  
E-mail: [link@spbt.ru](mailto:link@spbt.ru)

Е.И. Бочаров, Г.Б. Гогоберидзе  
Ю.М. Першин, К.С. Петров

# ЭЛЕКТРОННЫЕ ТВЕРДОТЕЛЬНЫЕ ПРИБОРЫ И МИКРОЭЛЕКТРОНИКА

КОНСПЕКТ ЛЕКЦИЙ

Часть 2  
10-е издание



Издательство «Линк»  
САНКТ-ПЕТЕРБУРГ  
2006

**Бочаров, Е.И.** Электронные твердотельные приборы и микроэлектроника. Ч.2: конспект лекций / Е.И. Бочаров, Г.Б. Гогоберидзе, Ю.М. Першин, К.С. Петров. – 10-е изд. – СПб.: Изд-во «Линк», 2006.

Рассмотрены физические процессы в полевых транзисторах, их характеристики и параметры. Рассмотрены конструктивно-технологические основы микроэлектроники, а также схемотехнические основы аналоговых и цифровых интегральных схем.

Конспект лекций предназначен для студентов, обучающихся по телекоммуникационным специальностям 210300, 210400, 230100. Он может быть полезен инженерам и аспирантам, работающим в различных направлениях электроники и телекоммуникаций.

© СТ «Факультет ДВО», 1998

© Издательство «Линк», оформление, 2006

## 4. ПОЛЕВЫЕ ТРАНЗИСТОРЫ

### 4.1. Общие сведения

*Полевыми транзисторами* называются электропреобразовательные полупроводниковые приборы, в которых управление током осуществляется путем изменения сопротивления токопроводящего полупроводникового слоя (канала) поперечным электрическим полем. В отличие от биполярных транзисторов полевые транзисторы называют *униполярными*, поскольку в них используется движение носителей заряда только одного типа – электронов или дырок, являющихся основными носителями заряда в канале.

Основным элементом структуры полевого транзистора является довольно узкий однородный полупроводниковый слой, называемый *каналом*. Благодаря такому названию полевые транзисторы называют также *канальными*. По типу электропроводности канала различают *n-канальные* и *p-канальные* транзисторы. На границах канала имеются высоколегированные области, являющиеся электродами полевого транзистора. Электрод, из которого носители заряда поступают в канал, называется *истоком (И)*, а электрод, собирающий носители, прошедшие через канал, называется *стоком (С)*. Электрод, управляющий током в канале, называется *затвором (З)*. Электроды полевого транзистора, а в ряде случаев и сам полупроводниковый кристалл – *подложка (П)*, снабжаются внешними выводами. При подаче на затвор напряжения в канале возникает поперечное электрическое поле, изменяющее сопротивление канала и, соответственно, ток, протекающий через канал.

По своему устройству и механизму влияния поперечного поля на сопротивление канала полевые транзисторы делятся на две группы. К первой группе относятся так называемые *транзисторы структуры «металл–диэлектрик–полупроводник» (МДП)* или *МДП-транзисторы*, называемые также *полевыми транзисторами с изолированным затвором*. На рис. 4.1,а приведена упрощенная структура МДП-транзистора. Сильнолегированные области истока и стока и канал располагаются в приповерхностной области полупроводниковой подложки *p*-типа. Между областями истока, стока и канала и подложкой образуется *p-n*-переход, обедненная область которого изолирует транзистор от подложки. Управляющий металлический электрод – затвор изолирован от подложки тонким слоем диэлектрика. Поскольку обычно в качестве диэлектрика используется диоксид кремния ( $\text{SiO}_2$ ), транзисторы МДП-структуры часто называют *МОП-транзисторами (транзи-*

сторонами структуры «металл-окисел-полупроводник»). Механизм управления током в МДП-транзисторах основан на том, что поперечное электрическое поле изменяет концентрацию носителей заряда в канале и, тем самым меняет сопротивление канала.

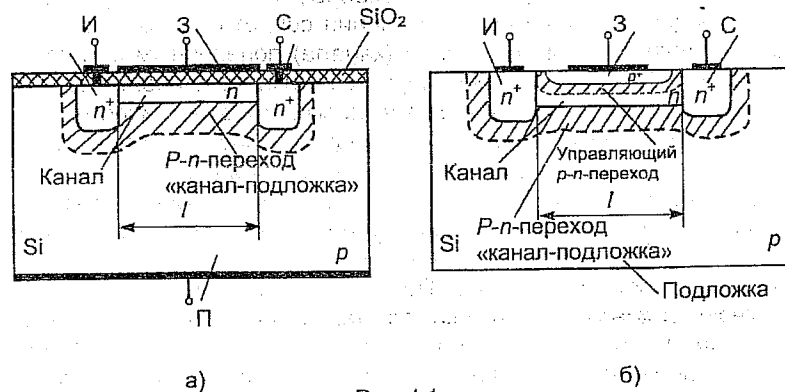


Рис. 4.1

Транзисторы МДП-структуры, в свою очередь бывают двух типов. В транзисторах со встроенным каналом токопроводящий канал создается (встраивается в структуру) технологическим путем при изготовлении транзистора. В таком транзисторе ток в канале может протекать при отсутствии поперечного поля. В транзисторах с индуцированным каналом токопроводящий канал не создается технологически, а наводится (индуцируется) в структуре поперечным электрическим полем, возникающим при подаче на затвор напряжения определенной полярности и величины. На рис. 4.2 приведены условные обозначения  $n$ - и  $p$ -канальных МДП-транзисторов со встроенным (рис. 4.2,а) и индуцированным (рис. 4.2,б) каналами.

К второй группе относятся полевые транзисторы с управляющим  $p$ - $n$ -переходом (ПТУП) и полевые транзисторы с металлополупроводниковым затвором (затвором Шоттки), называемые также полевыми транзисторами Шоттки (ПТШ) или МЭП-транзисторами.

На рис. 4.1,б приведена упрощенная структура  $n$ -канального полевого транзистора с управляющим  $p$ - $n$ -переходом, называемого часто просто «полевым транзистором». Основное отличие ПТУП от МДП-транзистора состоит в том, что затвор здесь выполняется в виде области полупроводника с противоположным каналу типом электропроводности (в данном случае затвор  $p$ -типа). Между затво-

ром и каналом образуется управляющий  $p$ - $n$ -переход, толщина обедненной области которого зависит от напряжения на затворе. На управляющий  $p$ - $n$ -переход подается обратное смещение, в результате чего его толщина увеличивается, что ведет к уменьшению толщины канала. При этом возрастает сопротивление канала. Таким образом, в ПТУП поперечное поле меняет не концентрацию электронов в канале, а его толщину.

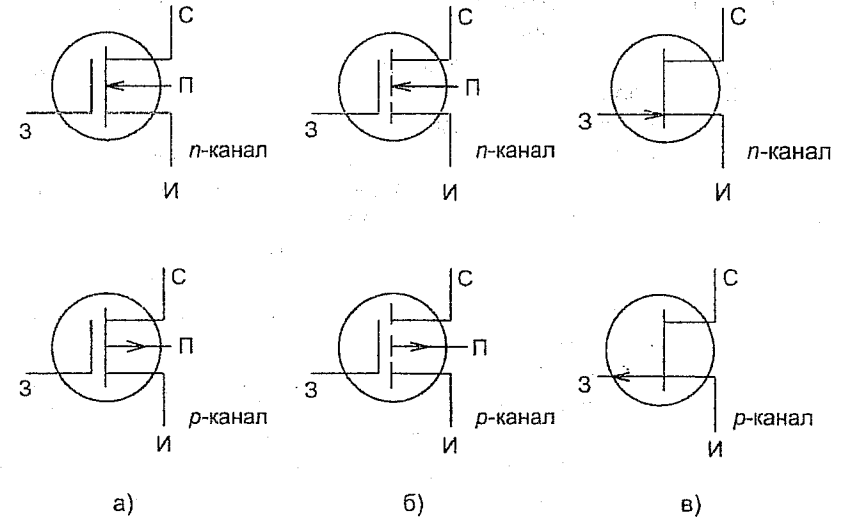


Рис. 4.2

Механизм управления током в транзисторе с металлополупроводниковым затвором тот же, что и в ПТУП. Различие состоит в том, что здесь используется зависимость от напряжения толщины обедненной области выпрямляющего контакта металл-полупроводник (барьера Шоттки), возникающего между полупроводниковым каналом и нанесенным непосредственно на его поверхность металлическим затвором. Условные обозначения ПТУП и МЭП-транзисторов одинаковы, они приведены на рис. 4.2,в.

В полевых транзисторах выделяют три режима работы, существенно различающихся характером зависимости выходного тока (тока стока  $i_c$ ) от входного и выходного напряжений (напряжений между затвором и истоком  $U_{зи}$  и стоком и истоком  $U_{си}$ , соответственно).

В линейном режиме наблюдается линейный рост  $i_c$  при увеличении  $U_{си}$ , т. е. транзистор ведет себя как линейный резистор, сопро-

тивление которого (сопротивление канала) зависит от напряжения на затворе  $U_{зп}$ . В **режиме насыщения** ток стока очень слабо зависит от  $U_{си}$ , и транзистор можно считать генератором тока, управляемым напряжением  $U_{зп}$ . Следует иметь в виду, что, несмотря на одинаковое название режимов насыщения, не следует путать режимы работы биполярного и полевого транзисторов. Режим насыщения полевого транзистора аналогичен активному режиму биполярного транзистора, а линейный режим полевого транзистора аналогичен режиму насыщения биполярного транзистора. Кроме отмеченных режимов, в полевых транзисторах выделяют **режим отсечки канала**, в котором ток стока равен нулю. Этот режим аналогичен режиму отсечки биполярного транзистора.

Подобно биполярным транзисторам, полевые транзисторы используются в электронных схемах в качестве усилительных элементов и электронных ключей. Среди схем включения полевых транзисторов наибольшее распространение получила схема с общим истоком (ОИ), обладающая более высокими усилительными свойствами по сравнению со схемами с общим стоком (ОС) и общим затвором (ОЗ). В этом смысле схема ОИ аналогична схеме включения биполярного транзистора с общим эмиттером (ОЭ).

Следует отметить, что по своим параметрам полевые транзисторы имеют ряд преимуществ по сравнению с биполярными. К ним следует отнести, прежде всего, очень высокое входное сопротивление (на низких частотах его можно считать бесконечным), связанное с тем, что управляющий электрод – затвор изолирован от канала (в МДП-транзисторах диэлектриком, а в ПТУП обедненной областью  $p-n$ -перехода). Другим важным преимуществом является более высокая температурная стабильность характеристик полевых транзисторов, связанная с тем, что полевые транзисторы используют движение только основных носителей заряда, концентрация которых очень слабо зависит от температуры. В то же время, как показано ниже (см. п. 4.4.2), коэффициент усиления по напряжению у полевых транзисторов ниже, чем у биполярных. Поэтому в современной аналоговой схемотехнике более широкое применение находят биполярные транзисторы, а полевые транзисторы используются в основном во входных и выходных усилительных каскадах. В цифровой схемотехнике преобладают полевые транзисторы (конкретно МДП-транзисторы с индуцированным каналом), но наряду с ними используются и биполярные транзисторы, особенно в сверхбыстродействующих логических устройствах.

## 4.2. МДП-транзисторы

### 4.2.1. МДП-структура. Эффект поля

На рис. 4.3 приведена простейшая **МДП-структура**. Она содержит полупроводниковый (обычно кремниевый) кристалл – **подложку**, тонкий (толщиной не более 0,1 мкм) **слой диэлектрика** (диоксида кремния  $SiO_2$ ) и металлический электрод – **затвор**, представляющий собой тонкую алюминиевую пленку. Подложка имеет электрический контакт, являющийся вместе с затвором внешними выводами структуры.

Таким образом, МДП-структура представляет собой конденсатор, одна из обкладок которого металлическая, а другая – полупроводниковая. На полупроводниковой обкладке наводится такой же по величине и обратный по знаку заряд, как и на металлической, но в отличие от металла в полупроводнике заряд не сосредоточивается на поверхности, а распределяется на некоторое расстояние в глубь кристалла.

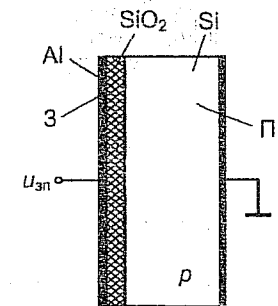


Рис. 4.3

При подаче на затвор относительно подложки напряжения  $U_{зп}$  в приповерхностном слое полупроводника возникает электрическое поле, которое изменяет концентрацию свободных носителей заряда в этом слое и, соответственно, его удельное сопротивление. Это явление называется **эффектом поля**. В зависимости от направления поля и его напряженности различают три режима МДП-структуры: **режимы обогащения, обеднения и инверсии**. Рис. 4.4 иллюстрирует механизм образования зарядов на обкладках МДП-конденсатора в указанных режимах применительно к подложке  $p$ -типа.

**Режим обогащения.** При  $U_{зп} < 0$  электрическое поле притягивает к поверхности подложки дырки (основные носители заряда) – см. рис. 4.4,а. В результате тонкий приповерхностный слой подложки обогащается подвижными носителями заряда и его сопротивление уменьшается. Обогащенный приповерхностный слой подложки в этом случае играет роль второй обкладки МДП-конденсатора и экранирует подложку от внешнего поля (не дает полю проникнуть в глубь подложки).

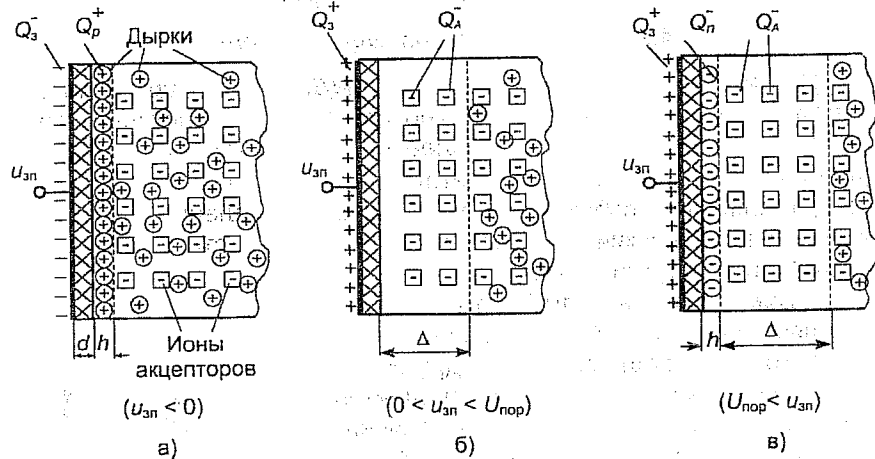


Рис. 4.4

Поскольку заряд дырок в приповерхностном слое подложки и заряд на затворе равны друг другу (по модулю), уравнение электронейтральности имеет вид

$$Q_3^- + Q_p^+ = 0, \quad (4.1)$$

где  $Q_3^-$  и  $Q_p^+$  – плотности зарядов (заряды на единицу площади структуры) соответственно на затворе и в приповерхностном слое подложки.

Плотность заряда на затворе  $Q_3^-$  связана с напряжением на затворе  $u_{зп}$  очевидным соотношением

$$Q_3^- = C_3^1 u_{зп}, \quad (4.2)$$

где  $C_3^1$  – удельная емкость (емкость на единицу площади) МДП-структуры, называемая также удельной емкостью затвора. В режиме обогащения удельная емкость затвора равна удельной емкости

диэлектрика  $C_D^1 = \frac{\epsilon_0 \epsilon_D}{d}$ , где  $\epsilon_0 \epsilon_D$  и  $d$  – соответственно диэлектрическая проницаемость и толщина диэлектрика.

Следует подчеркнуть, что в режиме обогащения емкость МДП-структуры не зависит от напряжения на затворе. Этот факт иллюстрирует приведенная на рис. 4.5 вольтфарадная характеристика МДП-структуры.

**Режим обеднения.** При  $u_{зп} > 0$  электрическое поле выталкивает дырки из приповерхностного слоя в глубь подложки и притягивает в него электроны (неосновные носители заряда). При небольших  $u_{зп}$ , когда концентрация электронов в приповерхностном слое еще мала, он оказывается обеднен подвижными носителями заряда и его сопротивление

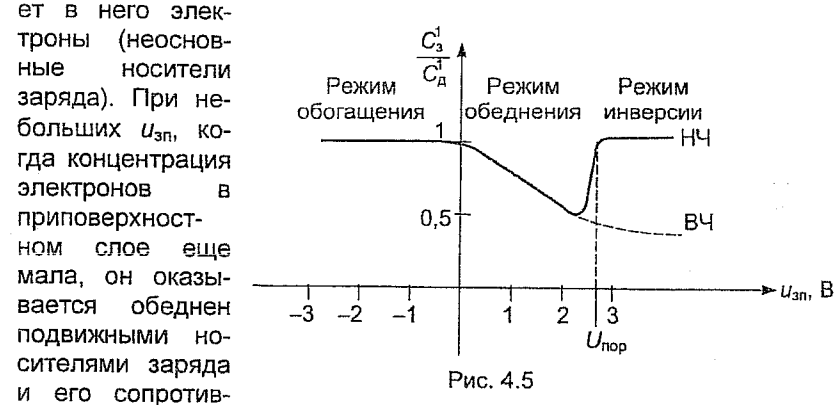


Рис. 4.5

оказывается очень высоким. В результате ухода дырок в приповерхностном слое оказываются нескомпенсированными отрицательные заряды ионов акцепторов – см. рис. 4.4,б. Толщина обедненного приповерхностного слоя  $\Delta$  увеличивается с ростом  $u_{зп}$  подобно тому, как увеличивается ширина обедненной области  $p$ - $n$ -перехода при увеличении обратного смещения на нем, и может достигнуть нескольких микрометров.

В режиме обеднения уравнение электронейтральности имеет вид

$$Q_3^+ + Q_A^- = 0, \quad (4.3)$$

где  $Q_A^-$  – поверхностная плотность пространственного заряда отрицательно заряженных ионов акцепторов. В этом режиме удельная емкость МДП-структуры определяется последовательным соединением удельных емкостей диэлектрика и обедненного приповерхностного слоя

$$\frac{1}{C_3^1} = \frac{1}{C_D^1} + \frac{1}{C_n^1}, \quad (4.4)$$

где  $C_n^1 = \frac{\epsilon_0 \epsilon_n}{\Delta}$  – удельная емкость обедненного приповерхностного слоя;  $\epsilon_0 \epsilon_n$  – диэлектрическая проницаемость полупроводника;  $\Delta$  – толщина обедненного слоя.

Следует подчеркнуть, что отмеченное увеличение толщины обедненного слоя  $\Delta$  с ростом  $u_{зп}$  приводит к тому, что его емкость  $C_{п}^1$  уменьшается и, соответственно, уменьшается суммарная емкость МДП-структуры  $C_3^1$  – см. рис. 4.5.

**Режим инверсии.** При увеличении  $u_{зп}$  концентрация дырок в приповерхностном слое уменьшается, а концентрация электронов возрастает. При этом неизбежно наступает ситуация, при которой концентрация электронов оказывается выше концентрации дырок, т. е. происходит инверсия типа электропроводности приповерхностного слоя. Иными словами, вблизи поверхности подложки возникает (индуцируется полем) очень тонкий (не более 0,1 мкм толщиной) **инверсный слой** с электропроводностью  $n$ -типа, см. рис. 4.4, в. Инверсный слой изолируется от остальной подложки высокоомным обедненным слоем.

Обогащенный электронами инверсный приповерхностный слой имеет низкое сопротивление и играет роль второй обкладки МДП-конденсатора. Поэтому удельная емкость МДП-структуры  $C_3^1$  в режиме инверсии равна удельной емкости диэлектрика  $C_D^1$  и не зависит от напряжения на затворе  $u_{зп}$  – см. рис. 4.5.

В режиме инверсии уравнение электронейтральности имеет вид

$$Q_3^+ + Q_A^- + Q_n^- = 0, \quad (4.5)$$

где  $Q_n^-$  – удельный заряд электронов в инверсном приповерхностном слое. Следует заметить, что поскольку инверсный слой экранирует обедненный слой от воздействия поля, его толщина  $\Delta$  и, соответственно, удельный заряд  $Q_A^-$  в режиме инверсии практически не зависят от величины напряжения  $u_{зп}$ .

Выражения (4.2) и (4.5) позволяют определить **пороговое напряжение**  $U_{пор}$ , разделяющее между собой режимы обеднения и инверсии. Подставляя (4.2) в (4.5), получаем

$$C_3^1 u_{зп} + Q_A^- + Q_n^- = 0. \quad (4.6)$$

Поскольку при  $u_{зп} = U_{пор}$  избыточный заряд электронов в приповерхностном слое равен нулю ( $Q_n^- = 0$ ) из (4.6) получаем

$$U_{пор} = -\frac{Q_A^-}{C_3^1}. \quad (4.7)$$

Заметим, что поскольку  $Q_A^- < 0$  пороговое напряжение оказывается положительным ( $U_{пор} > 0$ ).

Заряд электронов в приповерхностном инверсном слое можно определить следующим образом

$$Q_n^- = -C_3^1 (u_{зп} - U_{пор}). \quad (4.8)$$

Соотношение (4.8) является фундаментальным в теории МДП-структур.

В рассмотренной МДП-структуре образование инверсного слоя обусловлено процессом генерации электрон-дырочных пар в обедненном слое. При этом электроны скапливаются в приповерхностном слое, а дырки выталкиваются в глубь подложки. Малая скорость генерации приводит к тому, что при переменном напряжении на затворе  $u_{зп}$  концентрация электронов в приповерхностном слое успевает изменяться с изменением  $u_{зп}$  лишь при низкой частоте напряжения. Именно низкой частоте соответствует сплошная линия на рис. 4.5. При высокой частоте изменения  $u_{зп}$ , в результате чего емкость МДП-структуры  $C_3^1$  оказывается ниже, чем при низкой частоте – см. штриховую линию на рис. 4.5.

Простейшая МДП-структура, приведенная на рис. 4.3, находит ограниченное применение. В МДП-транзисторах используется более сложный вариант структуры, имеющий сильнолегированные области истока и стока с противоположным по отношению к подложке типом электропроводности – см. рис. 4.1, а. В такой МДП-структуре механизм образования инверсного слоя отличается от рассмотренного выше. При подаче на затвор напряжения  $u_{зп} > U_{пор}$  потенциал подложки под затвором увеличивается и, соответственно, снижается потенциальный барьер в  $p$ - $n$ -переходе между областью истока и подложкой (конкретно в той его части, которая непосредственно примыкает к поверхности подложки). В результате происходит инжекция электронов из области истока в приповерхностный слой подложки, приводящая к образованию инверсного слоя (канала). Время образования инверсного слоя в этом случае определяется временем пролета электронов от истока до стока и может быть очень маленьким (менее одной наносекунды).

В реальных МДП-структурах необходимо учитывать ряд факторов, которые не упоминались в ходе рассмотрения упрощенной структуры. К ним, прежде всего, следует отнести дефекты кристаллической решетки на поверхности полупроводника, которые, с одной стороны, снижают подвижность и время жизни свободных носителей заряда, а, с другой стороны, адсорбируют (привлекают) примеси, создавая дополнительные заряды на поверхности полупроводника. Также приходится учитывать наличие зарядов в окисной пленке и контактную разность потенциалов между металлом и полупроводником. Эти факторы приводят к изменению порогового напряжения МДП-структуры. В результате пороговое напряжение структуры, имеющей подложку  $p$ -типа, оказывается выше порогового напряжения структуры, имеющей подложку  $n$ -типа.

#### 4.2.2. Расчет тока стока МДП-транзистора с индуцированным каналом

В МДП-транзисторе с индуцированным каналом (см. рис. 4.1,а) МДП-структура используется в режиме инверсии. Роль токопроводящего канала играет в этом случае приповерхностный инверсный слой, индуцируемый поперечным электрическим полем. В схеме с общим истоком (ОИ) напряжение на затворе и стоке отсчитывается относительно истока и обозначается, соответственно,  $u_{зи}$  и  $u_{си}$ . Подложка, как правило, соединяется с истоком. В этом случае при  $u_{си} = 0$  условие существования канала имеет вид

$$u_{зи} > U_{пор}. \quad (4.9)$$

Влияние управляющего напряжения  $u_{зи}$  на ток стока  $i_c$  определяется, как уже отмечалось в п. 4.2.1, тем, что с ростом  $u_{зи}$  увеличивается концентрация электронов в канале и, соответственно, уменьшается сопротивление канала.

Рассмотрим механизм влияния на ток стока напряжения  $u_{си}$ . Приведенный на рис. 4.6,а фрагмент структуры транзистора позволяет наглядно проследить изменение формы канала при изменении  $u_{си}$ . Рис. 4.6,б иллюстрирует изменение распределения потенциала канала при изменении  $u_{си}$ . При  $u_{си} = 0$  потенциал канала не зависит от продольной координаты  $x$  и равен нулю в любой точке канала ( $\varphi_k(x) \equiv 0$ ) – см. линию 1 на рис. 4.6,б. В этом случае поперечное поле в канале определяется напряжением  $u_{зи}$  и также не зависит от  $x$ . Соответственно, не зависит от  $x$  концентрация электронов в канале и его толщина  $h$ , т. е. канал имеет прямоугольную форму – см. линию 1 на рис. 4.6,а.

При  $u_{си} > 0$  потенциал канала  $\varphi_k$  становится функцией продольной координаты  $x$  ( $\varphi_k = \varphi_k(x)$ ) и линейно возрастает от истока к стоку: у истока  $\varphi_k(0) = 0$ , а у стока  $\varphi_k(l) = u_{си}$  (см. линию 2 на рис. 4.6,б). Поэтому разность потенциалов между затвором и каналом  $u_{зк}(x) = u_{зи} - \varphi_k(x)$  и, соответственно, определяемое ей поперечное поле в канале уменьшаются от истока к стоку. В этой ситуации условие существования канала приобретает вид

$$u_{зк}(x) = u_{зи} - \varphi_k(x) > U_{пор}. \quad (4.10)$$

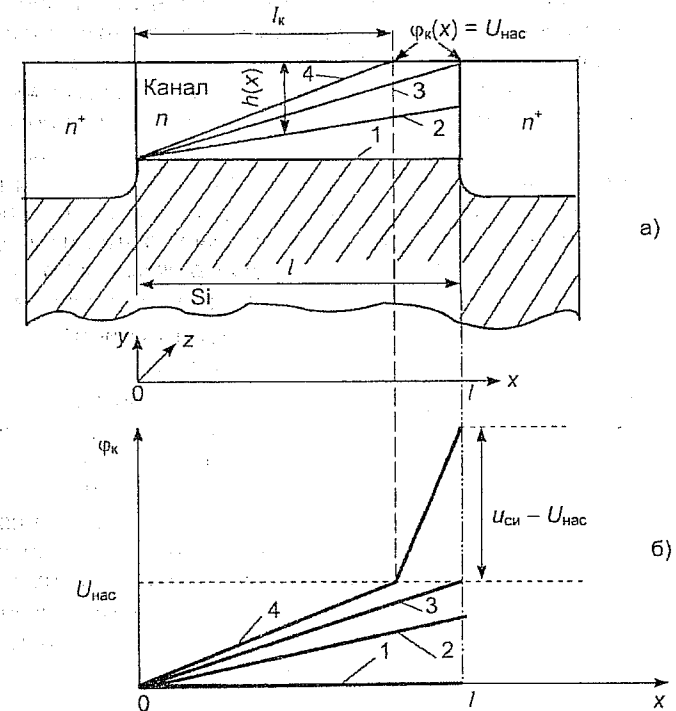


Рис. 4.6

При малых  $u_{си} < u_{зи} - U_{пор}$  канал существует на всем протяжении от истока до стока, но концентрация электронов в нем и его толщина  $h(x)$  уменьшаются от истока к стоку – см. линию 2 на рис. 4.6,а. При некотором напряжении  $u_{си}$ , называемом напряжением насыщения, на границе со стоком происходит отсечка канала

(его толщина становится равной нулю) – см. линию 3 на рис. 4.6,а. С учетом того, что  $\varphi_k(l) = u_{си}$ , из (4.10) нетрудно найти величину **напряжения насыщения**

$$U_{нас} = u_{зи} - U_{пор}. \quad (4.11)$$

При  $u_{си} > U_{нас}$  точка отсечки канала, соответствующая потенциалу канала  $\varphi_k(x) = U_{нас}$ , смещается к истоку – см. линию 4 на рис. 4.6,а. В этом случае длина канала  $l_k$  оказывается меньше расстояния между истоком и стоком  $l$ , поскольку канал отсекается от стока обедненной областью  $p$ - $n$ -перехода. Следует подчеркнуть, что наличие отсечки канала не приводит к отсечке тока стока, т. е. он не отказывается равным нулю. Это объясняется тем, что, хотя отсекающая канал от стока область и обеднена подвижными носителями заряда, в ней существует сильное электрическое поле, обусловленное приложенным к этой области напряжением  $u_{си} - U_{нас}$  (см. линию 4 на рис. 4.6,б). Это поле вытягивает электроны из канала и переносит их на сток подобно тому, как поле обратносмещенного  $p$ - $n$ -перехода экстрагирует неосновные носители заряда.

Напряжение насыщения разделяет два режима работы МДП-транзистора. При  $u_{си} < U_{нас}$  транзистор работает в линейном режиме (отсечки канала нет и  $l_k = l$ ), а при  $u_{си} > U_{нас}$  транзистор работает в режиме насыщения (имеет место отсечка канала и  $l_k < l$ ).

Определим связь тока стока  $i_c$  с напряжениями  $u_{зи}$  и  $u_{си}$ . При этом будем полагать канал бесконечно тонким ( $h \rightarrow 0$ ). В этом случае можно пренебречь изменением потенциала в канале в поперечном направлении (вдоль оси  $y$ ) и считать, что потенциал канала  $\varphi_k$  меняется только в продольном направлении  $\varphi_k = \varphi_k(x)$ . В связи с бесконечно малой толщиной канала будем считать концентрацию электронов в канале и их подвижность также не зависящими от координаты  $y$  и равными их значениям на поверхности полупроводника  $n_s$  и  $\mu_{ns}$  (здесь под  $n_s$  понимается поверхностная концентрация, т. е. концентрация на единицу площади канала, измеряемая в  $[1/\text{см}^2]$ ). Заметим, что из-за рассеяния электронов на поверхностных дефектах структуры полупроводника поверхностная подвижность  $\mu_{ns}$  оказывается в 2...3 раза ниже подвижности в объеме полупроводника.

Поскольку ток электронов в канале представляет собой дрейфовый ток, протекающий под действием продольного электрического поля  $E_x$ , его плотность на основании закона Ома может быть записана в виде

$$j_c = \mu_{ns} Q_n^-(x) E_x(x), \quad (4.12)$$

где  $Q_n^-(x) = -qn_s(x)$  – удельный заряд в канале.

Напряженность продольного поля  $E_x(x)$  связана с падением напряжения на канале  $u_k(x) = \varphi_k(x) - \varphi_n = \varphi_k(x)$  (в схеме ОИ  $\varphi_n = 0$ ) следующим соотношением

$$E_x(x) = -\frac{du_k(x)}{dx} = -\frac{d\varphi_k(x)}{dx}. \quad (4.13)$$

Подставляя (4.13) в (4.12) и разделяя переменные, получим

$$j_c dx = -\mu_{ns} Q_n^-(x) d\varphi_k(x). \quad (4.14)$$

Выражение для удельного заряда электронов в канале нетрудно получить из (4.8), заменив в нем согласно (4.11)  $u_{зп}$  на  $u_{зк} = u_{зи} - \varphi_k(x)$ :

$$Q_n^-(x) = -C_3^1 (u_{зи} - U_{пор} - \varphi_k(x)). \quad (4.15)$$

Подставляя (4.15) в (4.14) и домножая обе части уравнения на ширину канала (по оси  $z$ )  $W$ , переходим от плотности тока к току

$$i_c dx = \mu_{ns} W C_3^1 [u_{зи} - U_{пор} - \varphi_k(x)] d\varphi_k(x). \quad (4.16)$$

Интегрируя (4.16) по длине канала  $l_k$ :

$$i_c \int_0^{l_k} dx = \mu_{ns} W C_3^1 \int_0^{\varphi_k(l_k)} [u_{зи} - U_{пор} - \varphi_k(x)] d\varphi_k(x) \quad (4.17)$$

для линейного режима ( $l_k = l$ ;  $\varphi_k(l) = u_{си}$ ) получаем

$$i_c = b \left[ (u_{зи} - U_{пор}) u_{си} - \frac{u_{си}^2}{2} \right], \quad (4.18)$$

$$\text{где } b = \frac{\mu_{ns} W C_3^1}{l} \quad (4.19)$$

– параметр, называемый **удельной крутизной** МДП-транзистора.

Для режима насыщения ( $l_k < l$ ;  $\varphi_k(l_k) = U_{нас} = u_{зи} - U_{пор}$ ), полагая  $l_k \approx l$ , получаем

$$i_c = I_{снас} = \frac{b}{2} (u_{зи} - U_{пор})^2. \quad (4.20)$$

В соответствии с (4.20) в режиме насыщения ток стока не зависит от  $u_{си}$ . Реально имеет место небольшой рост тока при увеличении  $u_{си}$ , связанный с уменьшением длины канала ( $l_k < l$ ), что в соответствии с (4.19) приводит к увеличению удельной крутизны  $b$ . Этот



эффект, в известной мере, аналогичен эффекту Эрли в биполярном транзисторе (уменьшению ширины базы при увеличении обратного напряжения на коллекторном переходе), приводящему к небольшому росту тока коллектора. Для учета увеличения тока стока в режиме насыщения можно использовать **внутреннее сопротивление транзистора**

$$r_c = \left. \frac{du_{си}}{di_c} \right|_{u_{зи} = \text{const}} \quad (4.21)$$

В этом случае выражение для тока стока в режиме насыщения принимает вид

$$i_c = \frac{b}{2} (u_{зи} - U_{пор})^2 + \frac{u_{си} - U_{нас}}{r_c} \quad (4.22)$$

### 4.2.3. Статические характеристики МДП-транзистора с индуцированным каналом

Рассмотрим статические характеристики в схеме с общим истоком (ОИ). В связи с очень низкими токами, протекающими в цепи изолированного затвора ( $i_3 = 10^{-10} \dots 10^{-14} \text{ A} \approx 0$ ), для описания работы МДП-транзисторов используются только две характеристики: **характеристика прямой передачи**, называемая также **передаточной** или **управляющей** характеристикой, и **выходная характеристика**.

**Характеристика прямой передачи** представляет собой зависимость  $i_c = f_1(u_{зи})_{u_{си} = \text{const}}$ . Семейство характеристик прямой передачи  $n$ -канального транзистора приведено на рис. 4.7. Как видно из рисунка, ток стока появляется при  $u_{зи} > U_{пор}$ . Рост  $i_c$  при

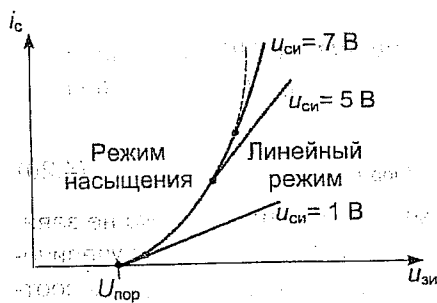


Рис. 4.7

увеличении  $u_{зи}$  объясняется, как уже отмечалось в п. 4.2.2, увеличением концентрации электронов в канале. Начальные участки характеристик, соответствующие  $u_{зи} < U_{пор} + u_{си}$ , относятся к режиму насыщения и в соответствии с (4.20) характеризуются квадратичной зависимостью  $i_c$  от  $u_{зи}$ . Участки, соответствующие  $u_{зи} > u_{си} + U_{пор}$ , относятся к линейному режиму и в соответствии с (4.18) характеризуются

почти линейным ростом тока стока. Штриховая линия на рис. 4.7 соединяет точки, разделяющие участки характеристик, соответствующие линейному режиму и режиму насыщения. Влияние напряжения  $u_{си}$  на характеристики прямой передачи достаточно сильно сказывается только в линейном режиме. В режиме насыщения ток стока почти не зависит от  $u_{си}$ , поэтому характеристики, построенные при разных  $u_{си}$ , практически сливаются. Заметим, что при малых  $u_{си}$  квадратичный участок, соответствующий режиму насыщения, очень короткий и почти вся характеристика близка к линейной.

**Выходная характеристика** представляет собой зависимость  $i_c = f_2(u_{си})_{u_{зи} = \text{const}}$ . Семейство выходных характеристик  $n$ -канального транзистора приведено на рис. 4.8. Как видно из рисунка, штриховая линия, соответствующая условию  $i_c = f_2(U_{нас})_{u_{зи} = \text{var}}$  и

представляющая собой в соответствии с (4.20) параболу, разделяет два режима работы транзистора. При  $u_{си} < U_{нас}$  (линейный режим) увеличение  $u_{си}$  вызывает увеличение продольного поля в канале, вследствие чего ток стока возрастает в соответствии с (4.18). Заметим, что квазилинейный рост  $i_c$  наблюдается лишь при малых  $u_{си}$ , когда форма канала близка к прямоугольной (см. рис. 4.6) и сопротивление канала практически не зависит от  $u_{си}$ . В этом режиме МДП-транзистор часто используется в качестве линейного резистора, сопротивление которого управляется напряжением  $u_{зи}$ . По мере приближения  $u_{си}$  к  $U_{нас}$  канал сужается у стока и его сопротивление возрастает, вследствие чего рост тока стока почти прекращается.

В режиме насыщения ( $u_{си} > U_{нас}$ ) наблюдается слабый рост тока, связанный с уменьшением длины канала (см. п. 4.2.2).

При достаточно больших напряжениях  $u_{си}$  происходит пробой МДП-структуры и ток стока резко увеличивается. Пробой МДП-структуры может быть двух видов: пробой  $p$ - $n$ -перехода «сток-

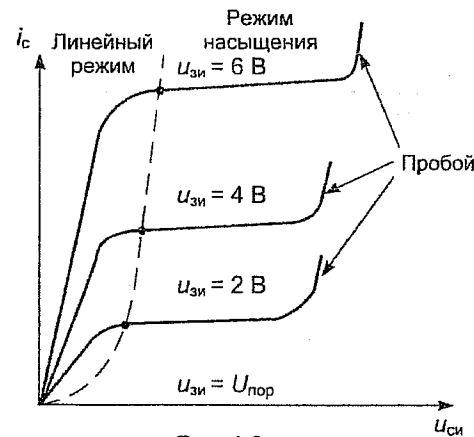


Рис. 4.8

подложка» (обычно лавинный) и пробой диэлектрика под затвором. Механизм теплового пробоя  $p$ - $n$ -перехода для МДП-структур не характерен, поскольку с ростом температуры подвижность электронов и, соответственно, ток стока уменьшаются. Для исключения возможности пробоя ограничивают допустимым значением напряжения  $u_{си}$  и защищают цепь затвора стабилизатором, ограничивающим напряжение  $u_{зи}$ .

Влияние температуры на статические характеристики МДП-транзистора иллюстрирует рис. 4.9, на котором приведены характеристики прямой передачи, построенные при различных температурах. Температурная зависимость тока стока определяется двумя факторами, проявляющимися при увеличении температуры:

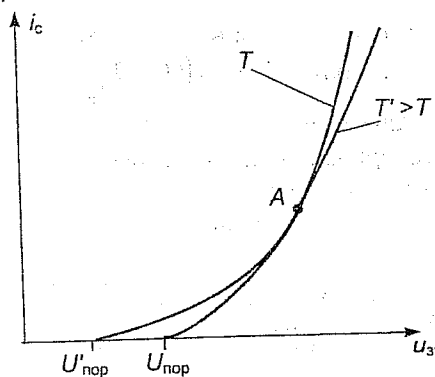


Рис. 4.9

связанное с увеличением концентрации электронов в канале, вследствие чего с ростом температуры ток стока увеличивается. В результате, как видно из рис. 4.9, характеристики, соответствующие разным температурам пересекаются, т. е. имеет место термостабильная точка А, в которой ток стока не зависит от температуры. К сожалению термостабильную точку не всегда удается использовать на практике из-за того, что ток стока в ней довольно мал. Но, в целом, температурные коэффициенты напряжения и тока в МДП-транзисторах не превышают нескольких десятых долей процента на градус, что значительно ниже, чем в биполярных транзисторах. Более высокая температурная стабильность МДП-транзисторов объясняется, как уже отмечалось в п. 4.1, тем, что в них используются основные носители заряда, концентрация которых слабо зависит от температуры.

#### 4.2.4. МДП-транзистор со встроенным каналом

В МДП-транзисторе со встроенным каналом (см. рис. 4.1,а) токопроводящий канал создается технологическим путем. Здесь МДП-структура используется в режимах обеднения и обогащения канала.

При  $u_{зи} = 0$ ,  $u_{си} > 0$  через канал протекает некоторый начальный ток стока. При подаче на затвор  $n$ -канального транзистора напряжения  $u_{зи} < 0$  электрическое поле выталкивает электроны из канала в подложку, и канал обедняется подвижными носителями заряда. В результате его сопротивление увеличивается, а ток стока падает. При некотором напряжении  $u_{зи} = U_{пор} < 0$ , называемом пороговым напряжением или напряжением отсечки, канал отсекается (исчезает), и ток стока оказывается равным нулю. При  $u_{зи} > 0$  поле обогащает канал электронами, притягивая их из подложки. В результате сопротивление канала уменьшается, а ток стока растет. Влияние напряжения  $u_{си}$  на ток стока в транзисторе со встроенным каналом аналогично рассмотренному в п. 4.2.2 влиянию  $u_{си}$  в транзисторе с индуцированным каналом.

Статические характеристики транзистора со встроенным каналом также сходны с характеристиками транзистора с индуцированным каналом. На рис. 4.10 приведено семейство характеристик прямой передачи  $n$ -канального транзистора. Поскольку в транзисторе со встроенным каналом  $U_{пор} < 0$ , характеристики лежат в первом и втором квадрантах декартовой системы координат. Ось

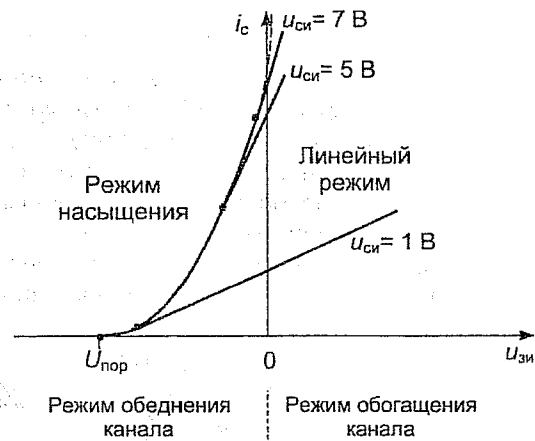


Рис. 4.10

ординат разделяет два режима работы канала – режим обеднения ( $u_{зи} < 0$ ) и режим обогащения ( $u_{зи} > 0$ ).

Выражения (4.18) и (4.20), связывающие ток стока с напряжениями  $u_{зи}$  и  $u_{си}$ , справедливы и для транзистора со встроенным каналом, поэтому здесь также выделяют линейный режим работы тран-

зистора и режим насыщения, различающиеся характером зависимостей  $i_c$  от  $u_{зи}$  и  $u_{си}$ .

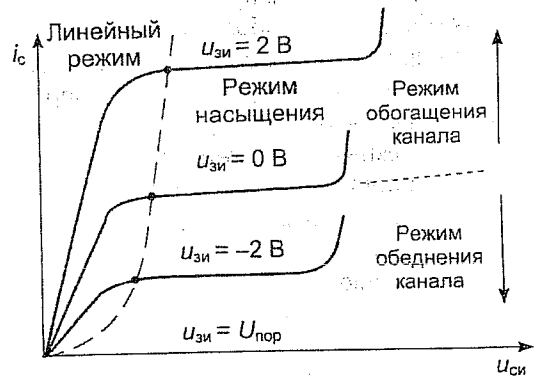


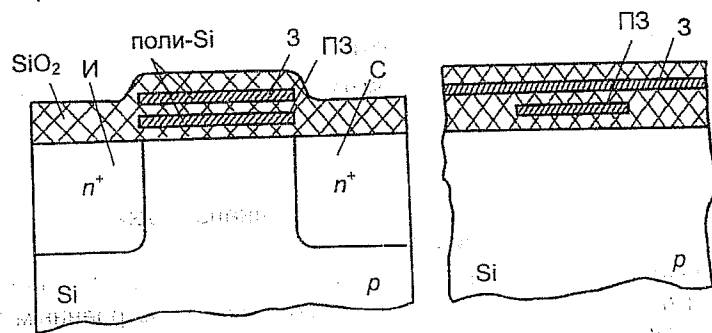
Рис. 4.11

мам обеднения и обогащения канала МДП-структуры.

#### 4.2.5. МДП-транзистор с плавающим затвором

В *постоянных запоминающих устройствах (ПЗУ)* используются специальные типы МДП-структур, способные в течение длительного времени хранить двоичную информацию. Наибольшее распространение получили *структуры с плавающим затвором*, в которых между основным (управляющим) затвором и подложкой расположен дополнительный затвор, со всех сторон окруженный диэлектриком («плавающий» в диэлектрике затвор).

На рис. 4.12 приведена упрощенная структура **МДП-тран-**



а) вид спереди

б) вид сбоку

Рис. 4.12

На рис. 4.11 приведено **семейство выходных характеристик**  $n$ -канального транзистора с встроенным каналом. Как видно из рисунка, отличие от рассмотренных в п. 4.2.3 характеристик транзистора с индуцированным каналом состоит лишь в значениях напряжений  $u_{зи}$ . Здесь можно также выделить характеристики, соответствующие режи-

**зистора с плавающим затвором.** Здесь управляющий затвор (З) и плавающий затвор (ПЗ) выполнены из поликристаллического кремния, имеющего малое удельное сопротивление. Управляющий затвор имеет внешний вывод для подачи на него напряжения (на рис. 4.12 не показан), а плавающий затвор изолирован от других электродов диэлектриком.

Двоичная информация в такой структуре хранится в виде отрицательного заряда электронов на плавающем затворе  $Q_{пз}^-$ . Логической единице соответствует наличие некоторого заряда  $Q_{пз}^- < 0$ , а логическому нулю – его отсутствие ( $Q_{пз}^- = 0$ ). При наличии отрицательного заряда на плавающем затворе значительно увеличивается пороговое напряжение, и характеристика прямой передачи транзистора смещается в сторону более высоких напряжений (это смещение может достигать 12 В) – см. рис. 4.13. Этот эффект позволяет при подаче на управляющий затвор напряжения  $U_{пор 0} < u_{зи} < U_{пор 1}$ , по величине тока стока выяснить наличие или отсутствие заряда  $Q_{пз}^-$ , т. е. считать информацию.

Поскольку плавающий затвор изолирован со всех сторон, единственным способом поадания на него заряда является перенос носителей заряда через диэлектрик. При подаче на сток напряжения  $u_{си} > U_{проб}$  происходит лавинный пробой  $p$ - $n$ -перехода «сток-подложка». Часть вторичных электронов, образующихся в результате ударной ионизации и имеющих наиболее высокую энергию, преодолевает энергетический барьер на границе полупроводника и диэлектрика и переходит в диэлектрик. Этот эффект называется **лавинной инжекцией** электронов в диэлектрик. В диэлектрике электроны под действием поперечного электрического поля дрейфуют к плавающему затвору и накапливаются на нем. Таким образом происходит запись информации. Стирание информации (удаление заряда электронов с плавающего затвора) осуществляется за счет перехода электронов с плавающего затвора в диэлектрик при облучении кристалла ультрафиолетовым светом.

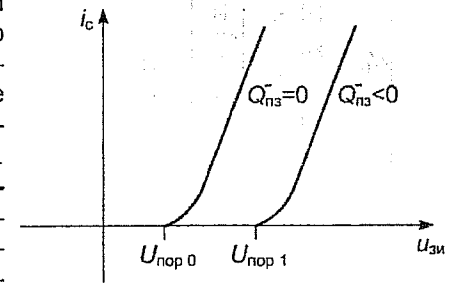


Рис. 4.13

Поскольку запись информации в рассмотренном транзисторе связана с эффектом лавинной инжекции, он называется **лавинно-инжекционным МОП-транзистором с плавающим затвором (ЛИПЗМОП-транзистором)**. В последнее время для записи и стирания информации используется также туннельный эффект.

### 4.3. Полевой транзистор с управляющим p-n-переходом

#### 4.3.1. Расчет тока стока полевого транзистора с управляющим p-n-переходом

Как уже отмечалось в п. 4.1, в транзисторе с управляющим переходом (см. рис. 4.1,б) изменение сопротивления канала поперечным полем осуществляется за счет изменения его толщины.

Рассмотрим механизм влияния напряжений  $u_{зи}$  и  $u_{си}$  на сопротивление канала в наиболее распространенном на практике случае, когда подложка транзистора соединена с затвором. Схема включения транзистора, соответствующая этому случаю приведена на рис. 4.14,а. В этом случае подложка играет роль второго затвора, а p-n-переход «канал-подложка» играет роль второго управляющего перехода. Приведенный на рис. 4.14,б фрагмент структуры транзистора позволяет наглядно проследить изменения формы канала при изменении напряжений  $u_{зи}$  и  $u_{си}$ .

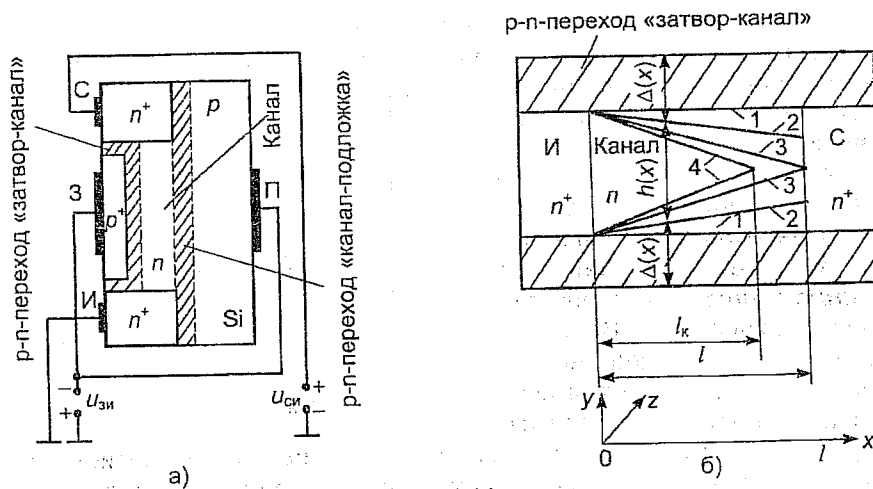


Рис. 4.14

Рассмотрим вначале влияние напряжения  $u_{зи}$  при  $u_{си} = 0$ . Напомним, что на управляющие переходы подается обратное смещение

( $u_{зи} < 0$ ). При  $u_{си} = 0$  напряжение, приложенное к переходам не зависит от продольной координаты  $x$  и, соответственно, не зависит от  $x$  толщина переходов  $\Delta$ , рассчитываемая по формуле

$$\Delta = \sqrt{\frac{2\epsilon_p\epsilon_0}{qN_D} (\phi_{к0} + |u_{зи}|)}, \quad (4.23)$$

где  $\epsilon_p\epsilon_0$  — диэлектрическая проницаемость полупроводника,  $q$  — заряд электрона,  $N_D$  — концентрация атомов донорной примеси в канале,  $\phi_{к0}$  — равновесное (соответствующее  $u_{зи} = 0$ ) значение контактной разности потенциалов в переходе.

В этой ситуации толщина канала  $h$  также не зависит от  $x$  (канал имеет прямоугольную форму — см. линии 1 на рис. 4.14,б) и определяется выражением

$$h = h_0 - 2\sqrt{\frac{2\epsilon_p\epsilon_0}{qN_D} (\phi_{к0} + |u_{зи}|)}, \quad (4.24)$$

где  $h_0$  — расстояние между границами p-областей затвора и подложки.

При увеличении  $|u_{зи}|$  толщина переходов увеличивается, а толщина канала сужается. В результате растет сопротивление канала  $r_k$ . При некотором напряжении  $u_{зи} = U_{пор} < 0$ , называемом **пороговым напряжением или напряжением отсечки**, толщина канала на всем протяжении от истока до стока становится равной нулю, и он перестает существовать (отсекается). Из (4.24), пренебрегая  $\phi_{к0}$  по сравнению с  $|u_{зи}|$ , нетрудно получить выражение для порогового напряжения

$$U_{пор} = -\frac{qN_D h_0^2}{8\epsilon_p\epsilon_0}, \quad (4.25)$$

тогда толщина канала равна

$$h = h_0 \left( 1 - \sqrt{\frac{|u_{зи}|}{|U_{пор}|}} \right). \quad (4.26)$$

Здесь и ниже знаки модуля подчеркивают, что отрицательные напряжения  $u_{зи}$  и  $U_{пор}$  берутся по абсолютной величине. В этом случае сопротивление канала  $r_k$  можно представить в виде

$$r_k = \frac{r_{к0}}{1 - \sqrt{\frac{|u_{зи}|}{|U_{пор}|}}}, \quad (4.27)$$

где

$$r_{к0} = \frac{\rho l}{h_0 W} \quad (4.28)$$

– минимальное сопротивление канала, соответствующее  $u_{зи} = 0$ ;  $\rho$  – удельное сопротивление полупроводника;  $l$  – расстояние между истоком и стоком;  $W$  – ширина канала (по оси  $z$ ).

При  $u_{си} > 0$  потенциал канала  $\varphi_k$  становится функцией продольной координаты  $x$  ( $\varphi_k = \varphi_k(x)$ ) и увеличивается от истока к стоку, как увеличивается  $\varphi(x)$  в МДП-транзисторе (см. линию 2 на рис. 4.6,б).

При этом от истока к стоку возрастает по (модулю) обратное напряжение на переходах  $|u_{зк}(x)| = |u_{зи}| + \varphi(x)$  и, соответственно, увеличивается толщина переходов  $\Delta(x)$ . В этой ситуации толщина канала  $h(x)$ , определяемая выражением

$$h(x) = h_0 \left( 1 - \sqrt{\frac{|u_{зи}| + \varphi(x)}{|U_{пор}|}} \right) \quad (4.29)$$

сужается от истока к стоку – см. линии 2 на рис. 4.14,б.

При  $u_{си} = U_{нас}$  на границе со стоком происходит отсечка канала ( $h(l)=0$ ) – см. линии 3 на рис. 4.14,б. Учитывая, что  $\varphi(l) = u_{си}$ , из (4.29) получаем

$$U_{нас} = |U_{пор}| - |u_{зи}| \quad (4.30)$$

При  $u_{си} > U_{нас}$  точка отсечки канала, соответствующая  $\varphi(x) = U_{нас}$ , перемещается от стока к истоку – см. линии 4 на рис. 4.14,б. В этом случае длина канала  $l_k < l$ , поскольку канал отсекается от стока обедненной областью сомкнувшихся  $p$ - $n$ -переходов. Заметим, что на этой области падает напряжение  $u_{си} - U_{нас}$  – см. линию 4 на рис. 4.6,б.

Определим связь тока стока  $i_c$  с напряжениями  $u_{зи}$  и  $u_{си}$ . В линейном режиме ( $u_{си} < U_{нас}$ ) разность потенциалов  $d\varphi(x)$  на элементарном участке канала  $dx$  можно записать в виде

$$d\varphi(x) = i_c dr_k(x) = i_c \frac{\rho dx}{Wh(x)} \quad (4.31)$$

Используя (4.28) и (4.29) и разделяя переменные, получаем

$$\left( 1 - \sqrt{\frac{|u_{зи}| + \varphi_k(x)}{|U_{пор}|}} \right) d\varphi_k(x) = i_c \frac{r_{к0}}{l} dx \quad (4.32)$$

Интегрируя по длине канала (по  $x$  от 0 до  $l$ , по  $d\varphi_k(x)$  от 0 до  $u_{си}$ )

$$\int_0^{u_{си}} \left( 1 - \sqrt{\frac{|u_{зи}| + \varphi_k(x)}{|U_{пор}|}} \right) d\varphi_k(x) = i_c \frac{r_{к0}}{l} \int_0^l dx, \quad (4.33)$$

получаем

$$i_c = \frac{1}{r_{к0}} \left[ u_{си} + \frac{2}{3} \frac{|u_{зи}|^{\frac{3}{2}} - (|u_{зи}| + u_{си})^{\frac{3}{2}}}{|U_{пор}|^{\frac{3}{2}}} \right] \quad (4.34)$$

При  $u_{си} = U_{нас}$  из (4.34) получаем ток насыщения

$$i_c = I_{с\text{нас}} = \frac{|U_{пор}|}{3r_{к0}} \left[ 1 - 3 \frac{|u_{зи}|}{|U_{пор}|} + 2 \left( \frac{|u_{зи}|}{|U_{пор}|} \right)^{\frac{3}{2}} \right] \quad (4.35)$$

Вводя максимальный ток, соответствующий напряжению  $u_{зи} = 0$ ,

$$I_{с\text{макс}} = \frac{|U_{пор}|}{3r_{к0}}, \quad (4.36)$$

получаем

$$i_c = I_{с\text{макс}} \left[ 1 - 3 \frac{|u_{зи}|}{|U_{пор}|} + 2 \left( \frac{|u_{зи}|}{|U_{пор}|} \right)^{\frac{3}{2}} \right] \approx I_{с\text{макс}} \left( 1 - \frac{|u_{зи}|}{|U_{пор}|} \right)^2 \quad (4.37)$$

Небольшой рост тока стока в режиме насыщения ( $u_{си} > U_{нас}$ ), связанный с уменьшением длины канала  $l_k < l$ , можно отразить так же, как и в МДП-транзисторах (см. (4.22)) с помощью внутреннего сопротивления транзистора  $r_c$

$$i_c = I_{с\text{макс}} \left( 1 - \frac{|u_{зи}|}{|U_{пор}|} \right)^2 + \frac{u_{си} - U_{нас}}{r_c}, \quad (4.38)$$

где  $r_c$  определяется выражением

$$r_c = \frac{l_k}{i_c} \sqrt{\frac{2qN_D u_{си}}{\epsilon_n \epsilon_0}} \quad (4.39)$$

#### 4.3.2. Статические характеристики полевого транзистора с управляющим $p$ - $n$ -переходом

Статические характеристики полевого транзистора с управляющим  $p$ - $n$ -переходом во многом сходны с характеристиками МДП-транзисторов. Так же, как и в МДП-транзисторах, из-за очень малого тока затвора используются только две статические характеристики.

**Семейство характеристик прямой передачи  $n$ -канального транзистора с управляющим  $p$ - $n$ -переходом** приведено на рис. 4.15. Поскольку транзистор работает при обратном смещении на переходе, характеристики расположены в области отрицательных значений  $u_{зи}$ . Максимальный ток  $I_{C \text{ макс}}$  протекает в канале при  $u_{зи} = 0$ . С ростом  $|u_{зи}|$  толщина канала уменьшается и ток  $i_c$  падает. При  $u_{зи} = U_{пор}$  происходит отсечка канала по всей длине, и при  $u_{зи} \leq U_{пор}$  ток стока  $i_c = 0$ . Так же, как и для МДП-транзисторов, здесь можно выделить участки характеристик, соответствующие режиму насыщения ( $|u_{зи}| > |U_{пор}| - u_{си}$ ) и линейному режиму ( $|u_{зи}| < |U_{пор}| - u_{си}$ ).

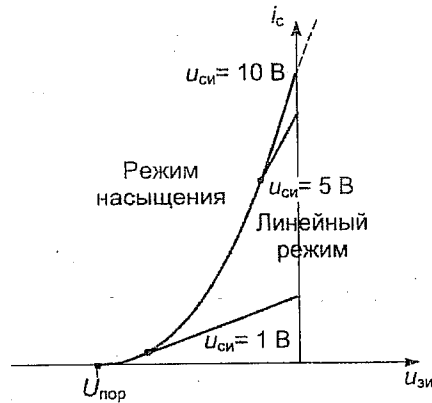


Рис. 4.15

Характерно, что при  $u_{си} > |U_{пор}|$  вся характеристика целиком соответствует режиму насыщения, а при  $u_{си} < |U_{пор}|$  на характеристиках появляются участки, соответствующие линейному режиму — см. рис. 4.15. Влияние напряжения  $u_{си}$  на ток стока достаточно сильно сказывается в линейном режиме, а в режиме насыщения характеристики практически сливаются.

**Семейство выходных характеристик  $n$ -канального транзистора** приведено на рис. 4.16. Штриховая парабола, соответствующая условию  $i_c = f(U_{нас})$ , разделяет на характеристике области, соответствующие режиму насыщения и линейному режиму. Так же, как и в МДП-транзисторах при малых  $u_{си}$  (линейный режим) имеет место квазилинейный рост тока стока (в соответствии с законом Ома). С ростом  $u_{си}$  по мере сужения канала этот рост замедляется, и при  $u_{си} = U_{нас}$  транзистор переходит в режим насыщения.

При больших напряжениях  $u_{си}$  возникает лавинный пробой управляющего перехода вблизи стока, и ток  $i_c$  резко возрастает. Поскольку напряжение на переходе равно сумме абсолютных величин  $u_{зи}$  и  $u_{си}$  ( $|u_{зк}| = |u_{зи}| + u_{си}$ ), напряжение пробоя  $U_{проб}$  зависит от  $|u_{зк}|$ : чем выше  $|u_{зк}|$ , тем ниже  $U_{проб}$ . Так же, как и в МДП-транзисторах, здесь отсутствует механизм теплового пробоя, поскольку с ростом температуры ток стока падает. В целом влияние температуры на характеристики транзистора с управляющим  $p$ - $n$ -переходом аналогично рассмотренному в п. 4.2.4 влиянию в МДП-транзисторах — см. рис. 4.9. Отличие состоит лишь в том, что увеличение  $|U_{пор}|$  с ростом температуры здесь связано с уменьшением толщины  $p$ - $n$ -переходов и расширением канала.

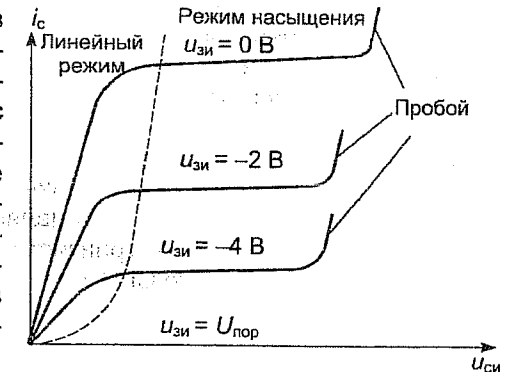


Рис. 4.16

#### 4.3.3. МЭП-транзистор

Упрощенная структура **МЭП-транзистора или транзистора с металлополупроводниковым затвором (затвором Шоттки)** приведена на рис. 4.17. Транзистор создается на подложке из арсенида галлия (GaAs). Тонкий токопроводящий канал здесь создается технологическим путем. Затвор из сплава титана и вольфрама наносится непосредственно на поверхность канала. Между металлическим затвором и полупроводником образуется выпрямляющий контакт (барьер Шоттки), имеющий свойства, схожие с  $p$ - $n$ -переходом. Толщина обедненной области барьера Шоттки зависит от напряжения  $u_{зи}$  и, соответственно, от  $u_{зи}$  зависят толщина и сопротивление токопроводящего канала.

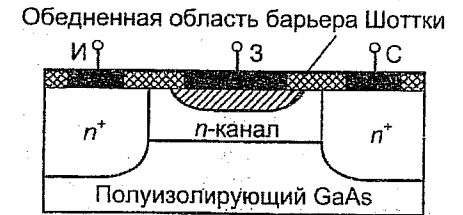


Рис. 4.17

Таким образом, механизм влияния напряжений  $u_{зи}$  и  $u_{си}$  в МЭП-транзисторе аналогичен рассмотренному в п. 4.3.1 механизму

влияния в транзисторе с управляющим переходом. Также аналогичный вид имеют и статические характеристики МЭП-транзистора (см. п. 4.3.2).

Арсенид галлия (GaAs) обладает целым рядом преимуществ по сравнению с кремнием. В частности, в связи с большей шириной запрещенной зоны (около 1,4 эВ) арсенид галлия характеризуется очень низкой концентрацией собственных носителей заряда, поэтому подложки из GaAs являются полуизолирующими. Кроме того, увеличивается допустимая температура. Другим важным преимуществом является значительно (в 3...5 раз) большая подвижность электронов, что существенно улучшает параметры транзисторов, в первую очередь, их быстродействие. Арсенид-галлиевые МЭП-транзисторы на сегодняшний день являются самыми быстродействующими среди всех типов транзисторов. Их граничная частота превышает 100 ГГц, т. е. это СВЧ-транзисторы.

Следует отметить, что пороговое напряжение МЭП-транзисторов зависит от толщины канала. В случае очень тонких каналов удастся получить  $U_{пор} > 0$  (порядка 0,1...0,15 В) и работать при небольших  $u_{зи} > 0$  ( $U_{пор} < u_{зи} < U^*$ ). Такие транзисторы находят применение в цифровых ИМС.

К сожалению, технология арсенид-галлиевых приборов сложная и дорогостоящая, что затрудняет создание других типов транзисторов на основе GaAs.

#### 4.4. Применение полевых транзисторов

##### 4.4.1. Модели и эквивалентные схемы полевых транзисторов

В разд. 4.1–4.3 рассмотрены основные типы полевых транзисторов. Вопросы, которые рассматриваются в настоящем разделе, в равной мере относятся ко всем рассмотренным выше типам полевых транзисторов.

Модели полевых транзисторов можно разделить по двум признакам – амплитуде и частоте сигнала. Рассмотрим вначале низкочастотные модели, в которых можно пренебречь влиянием инерционности транзистора. В рамках этих моделей можно считать ток затвора равным нулю, и считать затвор изолированным от истока и стока.

Эквивалентная схема полевого транзистора, соответствующая низкочастотной модели большого сигнала, приведена на рис. 4.18,а. Полевой транзистор здесь представлен источником тока  $i_c$ , управляемого напряжениями  $u_{зи}$  и  $u_{си}$ . Нелинейная связь тока

стока с напряжениями  $u_{зи}$  и  $u_{си}$  определяется в различных режимах работы транзистора соответственно для МДП-транзистора выражениями (4.18) и (4.22), а для транзистора с управляющим переходом и МЭП-транзистора – выражениями (4.34) и (4.38).

В малосигнальном режиме нелинейные выражения для тока стока можно линеаризовать. Действительно, если ток  $i_c$  является функцией двух напряжений  $i_c = f(u_{зи}, u_{си})$ , то для малого приращения тока  $\Delta i_c$  можно записать выражение

$$\Delta i_c = \frac{\partial i_c}{\partial u_{зи}} \Delta u_{зи} + \frac{\partial i_c}{\partial u_{си}} \Delta u_{си}, \quad (4.40)$$

где  $\Delta u_{зи}$  и  $\Delta u_{си}$  – малые приращения напряжений  $u_{зи}$  и  $u_{си}$ , а частные производные, называемые дифференциальными параметрами полевого транзистора, обозначаются соответственно

$$S = \left. \frac{\partial i_c}{\partial u_{зи}} \right|_{u_{си}=\text{const}} - \quad (4.41)$$

– *крутизна транзистора*;

$$y_{\text{вых}} = \left. \frac{\partial i_c}{\partial u_{си}} \right|_{u_{зи}=\text{const}} - \quad (4.42)$$

– *выходная проводимость транзистора*.

В моделях чаще используется обратная выходной проводимости величина, называемая *выходным* или *внутренним сопротивлением транзистора*

$$r_c = \frac{1}{y_{\text{вых}}} \quad (4.43)$$

Значения крутизны и внутреннего сопротивления транзистора, соответствующие заданному режиму работы по постоянному току, нетрудно определить по статическим характеристикам транзистора. Переходя от малых приращений к малым комплексным амплитудам тока стока  $\dot{I}_c$  и напряжений  $\dot{U}_{зи}$  и  $\dot{U}_{си}$ , окончательно можно переписать уравнение (4.40) в виде

$$\dot{I}_c = S \dot{U}_{зи} + \frac{\dot{U}_{си}}{r_c} \quad (4.44)$$

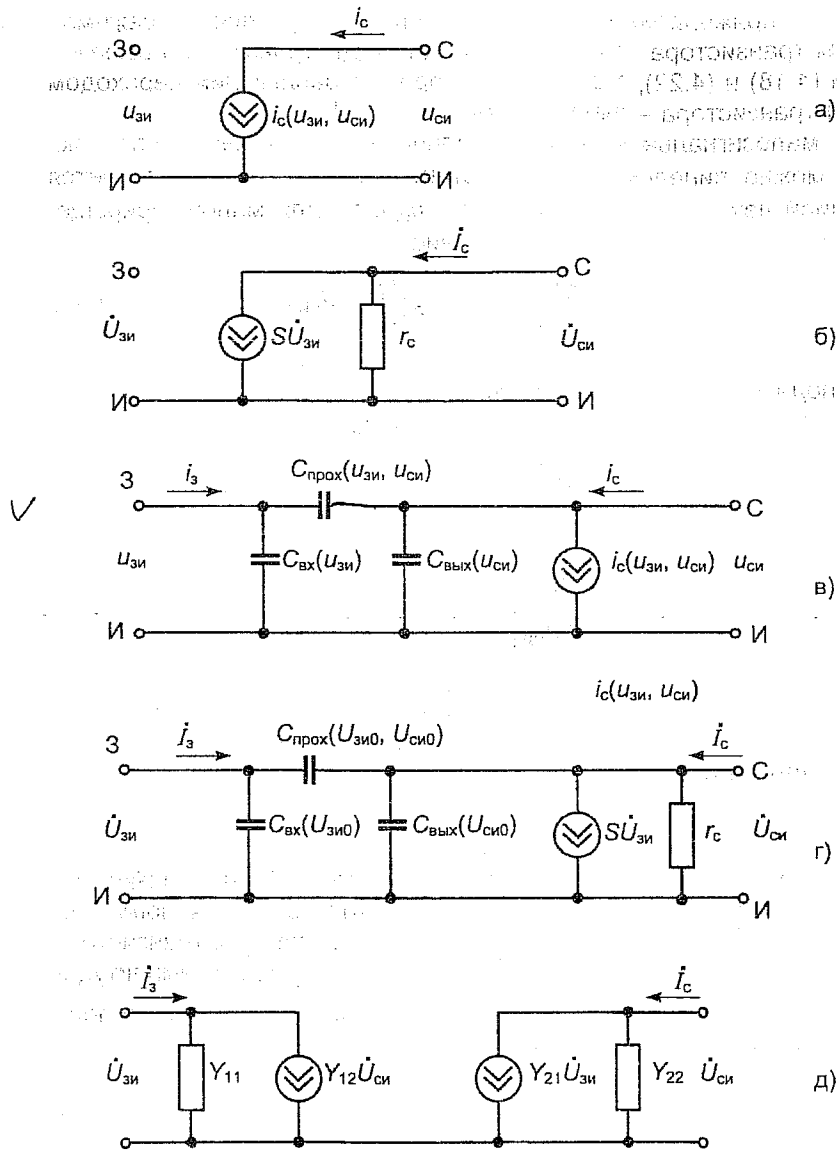


Рис. 4.18

Эквивалентная схема, соответствующая низкочастотной мало-сигнальной модели полевого транзистора, приведена на рис. 4.18,б.

На высоких частотах на работе транзистора сказывается инерционность физических процессов, происходящих в нем. Она приводит к появлению фазовых сдвигов между током и напряжениями и к снижению усилительных свойств транзистора с ростом частоты. В связи с очень малыми длинами каналов современных полевых транзисторов время пролета носителей заряда от истока до стока оказывается невелико по сравнению со временем перезаряда паразитных емкостей структуры транзистора. Поэтому именно инерционность перезаряда емкостей играет главную роль в ограничении быстродействия транзистора.

Высокочастотная эквивалентная схема полевого транзистора, учитывающая емкостные токи в режиме большого сигнала, приведена на рис. 4.18,в. В этой схеме добавлены три емкости – входная  $C_{вх}$ , проходная  $C_{прох}$  и выходная  $C_{вых}$ . Входная емкость представляет собой сумму емкостей «затвор-исток» и «затвор-канал» ( $C_{вх} = C_{зи} + C_{зк}$ ), проходная емкость представляет собой емкость «затвор-сток» ( $C_{прох} = C_{зс}$ ), а выходная емкость, как правило, представляет собой емкость  $p-n$ -перехода «сток-подложка» ( $C_{вых} = C_{сп}$ ). Следует подчеркнуть, что в режиме большого сигнала указанные емкости являются нелинейными, т. е. зависят от приложенных к ним напряжений. Учет этих зависимостей оказывается очень сложным, поскольку величины емкостей изменяются под действием переменного сигнала, и требует применения численных методов, которые могут быть реализованы с помощью компьютеров.

В малосигнальном режиме емкости транзистора можно считать постоянными и определять через статические напряжения  $U_{зи0}$  и  $U_{си0}$ . Поэтому малосигнальная высокочастотная модель полевого транзистора не требует сложных расчетов. Эквивалентная схема, соответствующая этой модели, приведена на рис. 4.18,г.

Следует отметить, что часто малосигнальные высокочастотные модели полевых транзисторов используют Y-параметры транзисторов.

Формальная эквивалентная схема (схема замещения) полевого транзистора, соответствующая модели, использующей Y-параметры, приведена на рис. 4.18,д.

Частотные свойства полевых транзисторов описывают граничной частотой, на которой модуль коэффициента усиления по току оказывается равным единице



$$f_{гр} = f \left| \dot{K}_I \right| = 1. \quad (4.45)$$

Учитывая, что  $\dot{K}_I = \frac{I_c}{I_3}$ , и расписывая комплексные амплитуды

токов стока и затвора в виде  $I_c = S \dot{U}_{зи}$ ,  $I_3 = j2\pi f C_{вх} \dot{U}_{зи}$  из (4.45) нетрудно получить выражение для граничной частоты

$$f_{гр} = \frac{S}{2\pi C_{вх}}. \quad (4.46)$$

Следует заметить, что входную емкость транзистора, строго говоря, необходимо определять с учетом, так называемого эффекта Миллера, сущность которого состоит в увеличении входной емкости транзистора за счет обратной связи через проходную емкость. В этом случае

$$I_3 = j2\pi f C_{вх} \dot{U}_{зи} + j2\pi f C_{прох} (\dot{U}_{зи} - \dot{U}_{си}) = j2\pi f C_{вх экв} \dot{U}_{зи},$$

где  $C_{вх экв} = C_{вх} + C_{прох}(1 + |K_U|)$  — эквивалентная входная емкость;

$K_U = \frac{U_{си}}{U_{зи}}$  — коэффициент усиления по напряжению.

Таким образом, для повышения быстродействия полевых транзисторов помимо уменьшения длины канала и снижения паразитных емкостей структуры необходимо повышать крутизну транзистора  $S$ , что при ограниченной длине канала достигается увеличением его ширины  $W$ . Широкие перспективы в плане повышения быстродействия открывает использование арсенида галлия, характеризующегося более высокой подвижностью электронов по сравнению с кремнием. Как уже отмечалось в п. 4.3.4, именно арсенид-галлиевые МЭП-транзисторы в настоящее время обладают самым высоким быстродействием среди транзисторов.

#### 4.4.2. Полевой транзистор, как усилитель электрических сигналов

Как уже отмечалось в п.4.1, в аналоговых устройствах для усиления электрических сигналов обычно используются полевые транзисторы с управляющим  $p-n$ -переходом, обладающие по сравнению с МДП-транзисторами большей электрической прочностью, меньшим уровнем шумов и технологической совместимостью с биполярными транзисторами.

Рассмотрим простейший усилительный каскад на полевом транзисторе, включенном по схеме ОИ, принципиальная схема которого приведена на рис. 4.19. В качестве активного элемента каскад содержит  $n$ -канальный полевой транзистор с управляющим  $p-n$ -переходом. Питание каскада осуществляется от источника  $E_c$ . Резисторы в цепях затвора  $R_3$ , истока  $R_{и}$  и стока  $R_c$  обеспечивают требуемый режим работы транзистора по постоянному току. Резистор  $R_c$  играет роль резистора связи, т. е. обеспечивает возможность выделения переменного напряжения в выходной цепи каскада. Разделительные конденсаторы  $C_p$  устраняют влияние источника выходного сигнала и нагрузки на работу каскада по постоянному току. К входу каскада подключается источник входного сигнала (генератор с ЭДС  $e_r = E_r \sin \omega t$  и внутренним сопротивлением  $R_r$ ). На выходе каскада включена нагрузка  $R_H$ .

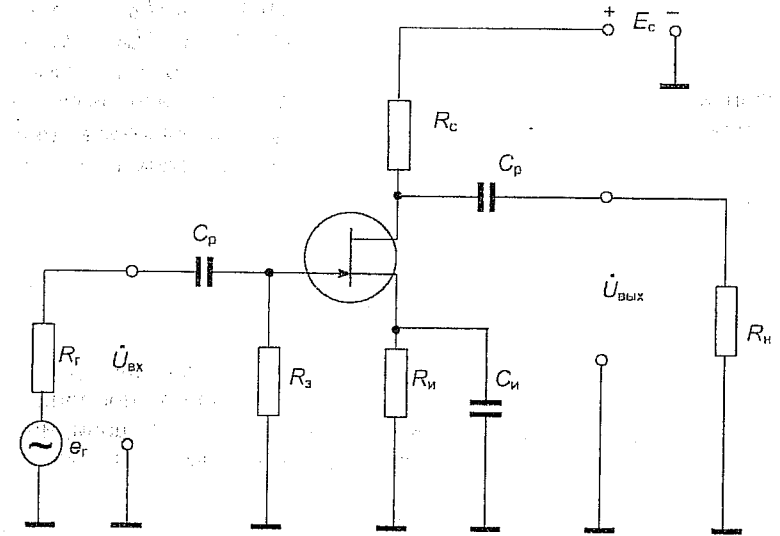


Рис. 4.19

Рассмотрим вначале **режим покоя** ( $e_r = 0$ ) или, как его часто называют, режим работы каскада по постоянному току, и определим его параметры. Особенность полевого транзистора с управляющим переходом состоит в том, что напряжения  $U_{зи}$  и  $U_{си}$  имеют

противоположные знаки. Для  $n$ -канального транзистора  $u_{зи} < 0$ , а  $u_{си} > 0$ . В этой ситуации для того, чтобы избежать использования двух источников питания, применяется так называемое **автоматическое смещение** цепи затвор-исток. Его механизм заключается в следующем. Цепь стока питается от положительного полюса

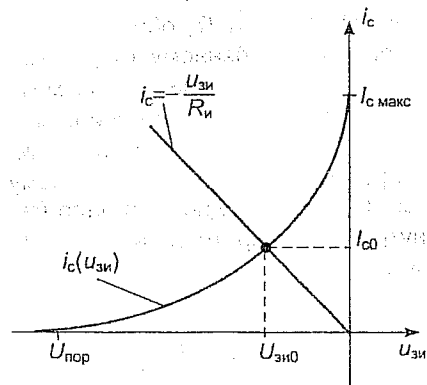


Рис. 4.20

источника питания  $E_c$ . При этом в цепи  $R_c$  – канал транзистора –  $R_и$  протекает ток  $I_{c0}$ , который на резисторе  $R_и$  создает падение напряжения  $U_{и0} = I_{c0} R_и$ . Это напряжение через резистор  $R_з$  прикладывается к промежутку затвор-исток. Заметим, что поскольку  $I_{з0} = 0$ , падение напряжения на резисторе  $R_з$  тоже равно нулю, т. е.  $U_{з0} = 0$ . В этом случае  $U_{зи0} = U_{з0} - U_{и0} = -I_{c0} R_и$ .

Заметим, что ток стока  $I_{c0}$  связан в режиме насыщения (именно этот режим используется в усилительных схемах) с напряжением  $U_{зи0}$  соотношением (4.37). Поэтому для того, чтобы определить параметры режима покоя  $U_{зи0}$  и  $I_{c0}$  необходимо решить систему уравнений

$$\begin{cases} i_c = I_{c \text{ макс}} \left( 1 - \frac{u_{зи}}{U_{\text{пор}}} \right)^2, \\ u_{зи} = -i_c R_и. \end{cases} \quad (4.47)$$

Эта система может быть решена аналитически или графически. Графическое решение системы, в ходе которого определяется положение точки покоя на характеристике прямой передачи, иллюстрирует рис. 4.20. Третий параметр режима покоя – напряжение  $U_{си0}$  находится из уравнения

$$U_{си0} = E_c - I_{c0} (R_c + R_и). \quad (4.48)$$

Рассмотрим работу каскада в режиме усиления ( $e_r \neq 0$ ). Для этого построим эквивалентную схему каскада по переменному току. Ограничимся при этом режимом средних частот и малого сигнала. Заметим, что область средних частот усилительного каскада включает такие частоты, на которых сопротивления разделительных конденсаторов можно считать равными нулю, а сопротивления па-

разитных емкостей структуры транзистора – равными бесконечности, т. е. можно пренебречь их шунтирующим влиянием и использовать низкочастотную эквивалентную схему транзистора (см. рис. 4.18,б).

Эквивалентная схема усилительного каскада по переменному току приведена на рис. 4.21. Транзистор моделируется источником тока  $SU_{зи}$  и внутренним сопротивлением  $r_c$ . Резистор  $R_c$  по переменному току оказывается включенным параллельно  $r_c$  и  $R_и$ : Резистор  $R_и$  на схеме не показан, поскольку шунтируется для устранения отрицательной обратной связи по переменному току конденсатором  $C_и$ . Заметим, что обычно  $r_c \gg R_c$  и влиянием  $r_c$  можно пренебречь. Для учета влияния нагрузки используют эквивалентное сопротивление  $R'_c = R_c \parallel R_н$ . В соответствии с эквивалентной схемой можно записать  $\dot{U}_{вх} = \dot{U}_{зи}$ ;  $\dot{U}_{вых} = -S\dot{U}_{зи}R'_c$ , тогда коэффициент усиления по напряжению равен

$$K_U = \frac{\dot{U}_{вых}}{\dot{U}_{вх}} = -\frac{S\dot{U}_{зи}R'_c}{\dot{U}_{зи}} = -SR'_c. \quad (4.49)$$

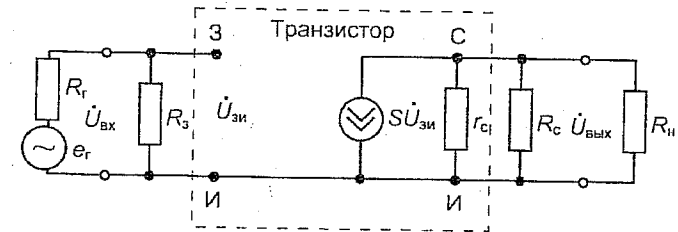


Рис. 4.21

Знак минус в (4.49) свидетельствует о том, что усилительный каскад на полевом транзисторе, включенном с общим истоком, инвертирует сигнал, аналогично каскаду на биполярном транзисторе, включенном по схеме ОЭ. Из (4.49) также следует, что важнейшим параметром, определяющим усилительные свойства транзистора, является его крутизна. Для увеличения крутизны, как уже отмечалось, необходимо сокращать длину канала  $l_k$ , увеличивать его ширину  $W$  ( $W \gg l_k$ ), а также использовать материалы с более высокой подвижностью электронов, в частности, арсенид галлия.

Входное сопротивление каскада  $R_{вх} = R_3$  может быть очень большим (порядка мегаом), а выходное сопротивление  $R_{вых} \approx R_c$ . Высокое входное сопротивление является важным достоинством каскадов на полевых транзисторах.

В аналоговых схемах полевые транзисторы, работающие в линейном режиме, часто используются в качестве резисторов, сопротивление которых управляется напряжением  $u_{зи}$ . В этом случае используются начальные (квазилинейные) участки выходных характеристик ( $u_{си} \ll U_{нас}$ ), когда канал имеет близкую к прямоугольной форму, и связь тока стока с напряжением  $u_{си}$  определяется законом Ома.

#### 4.4.3. Импульсный режим работы полевого транзистора

Как отмечалось в п. 4.1, в цифровых схемах в основном используются МДП-транзисторы, поэтому рассмотрим импульсный режим на примере МДП-транзистора с индуцированным каналом.

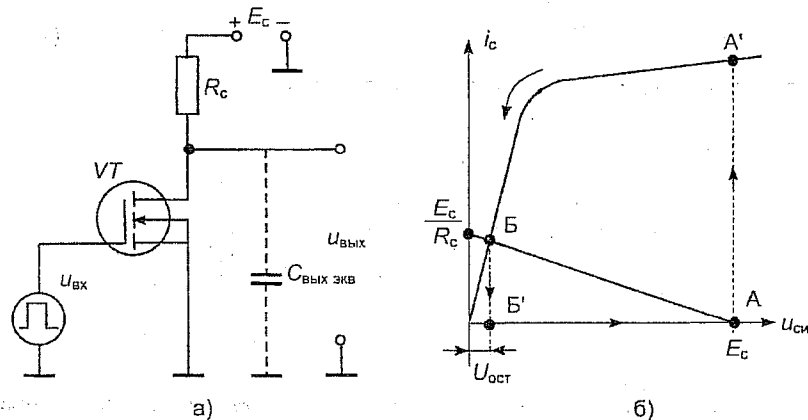


Рис. 4.22

На рис. 4.22,а приведена принципиальная схема простейшего ключа на  $n$ -канальном транзисторе. В статическом режиме ключ может находиться в одном из двух состояний – открытом (включенном) или закрытом (выключенном). Механизм работы ключа поясняет рис. 4.22,б, на котором приведена выходная характеристика транзистора и нагрузочная линия, положение которой в соответ-

ствии с выражением (4.48) (при  $R_n = 0$ ) определяется напряжением источника питания  $E_c$  и сопротивлением нагрузочного резистора  $R_c$ .

Закрытому состоянию ключа соответствует точка А на рис. 4.22,б. В этом состоянии на вход поступает низкое напряжение  $u_{вх} < U_{пор}$ , и транзистор находится в режиме отсечки канала ( $i_c = 0$ ). При этом выходное напряжение имеет высокий уровень  $u_{вых} = E_c$ . Открытому состоянию ключа соответствует точка Б на рис. 4.22,б. В этом состоянии на вход подается высокое напряжение  $u_{вх} = E_c > U_{пор}$ , и транзистор работает в линейном режиме. Выходное напряжение при этом имеет низкий уровень и равно остаточному напряжению  $u_{вых} = U_{ост}$ . Для того чтобы остаточное напряжение было невелико ( $U_{ост} < U_{пор}$ ), нагрузочный резистор  $R_c$  выбирают достаточно большим (десятки кОм).

Процесс переключения из одного состояния в другое иллюстрируют приведенные на рис. 4.23 временные зависимости входного и выходного напряжений. Важнейшую роль в этом процессе играет эквивалентная выходная емкость ключа  $C_{вых экв}$ , включающая помимо емкости  $p$ - $n$ -перехода «сток-подложка» транзистора еще и емкость, вносимую нагрузкой.

Предположим, что до момента времени  $t_1$  ( $t < t_1$ ) ключ находился в закрытом состоянии,

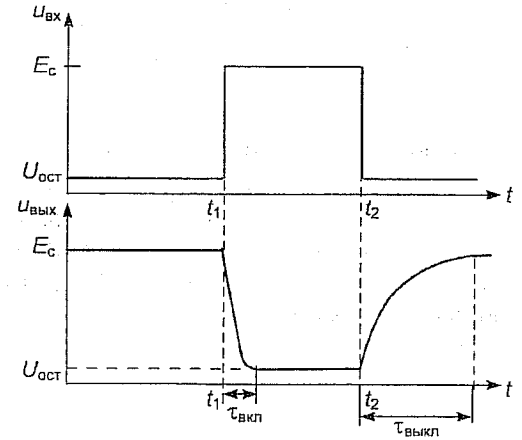


Рис. 4.23

т. е. канал в транзисторе отсутствовал ( $i_c = 0$ ) – см. точку А на рис. 4.22,б. При этом емкость  $C_{вых экв}$  была заряжена до напряжения источника питания  $E_c$ . В момент времени  $t_1$  на затвор поступает открывающий импульс напряжения  $u_{вх} = E_c > U_{пор}$ , и в транзисторе индуцируется токопроводящий канал. Как отмечалось в п. 4.4.1, в связи с малыми длинами каналов инерционность движения носителей заряда в МДП-транзисторах проявляется значительно слабее инерционности перезаряда емкостей структуры транзистора. Поэтому в первом приближении можно полагать, что канал образу-

ется практически мгновенно, и через него начинает протекать достаточный ток  $I_c(t_1)$  – рабочая точка перемещается в точку А' на рис. 4.22,б. Этот ток разряжает емкость  $C_{\text{вых экв}}$ , и напряжение на ней уменьшается с  $E_c$  до  $U_{\text{ост}}$  (рабочая точка по статической характеристике перемещается в точку Б), и ключ переходит в открытое состояние. Поскольку емкость разряжается через канал транзистора, время включения ключа  $\tau_{\text{вкл}}$ , называемое также временем спада напряжения  $\tau_{\text{сп}}$ , определяется выражением

$$\tau_{\text{вкл}} \approx 1,5 C_{\text{вых экв}} r_k, \quad (4.50)$$

где  $r_k$  – сопротивление токопроводящего канала (отметим, что сопротивление  $r_k$  в маломощных ПТ не превышает сотен Ом).

В момент времени  $t_2$  отпирающий импульс входного напряжения выключается, и напряжение на затворе оказывается ниже порогового ( $u_{\text{вх}} = U_{\text{ост}} < U_{\text{пор}}$ ). При этом можно считать, что канал практически мгновенно исчезает ( $i_c = 0$ ), и рабочая точка перемещается в точку Б' на рис. 4.22,б. В результате емкость  $C_{\text{вых экв}}$  заряжается до напряжения  $E_c$  через большое сопротивление  $R_c$ , и рабочая точка возвращается в точку А, т. е. ключ запирается. Время выключения ключа  $\tau_{\text{выкл}}$ , называемое также временем фронта  $\tau_{\text{ф}}$ , определяется выражением

$$\tau_{\text{выкл}} \approx 2,3 C_{\text{вых экв}} R_c. \quad (4.51)$$

Поскольку разряд емкости  $C_{\text{вых экв}}$  происходит через малое сопротивление канала, а заряд – через большое сопротивление  $R_c$ , время включения ключа оказывается значительно меньше времени его выключения ( $\tau_{\text{вкл}} \ll \tau_{\text{выкл}}$ ).

## 5. КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОСНОВЫ МИКРОЭЛЕКТРОНИКИ

### 5.1. Основные понятия и определения

**Микроэлектроника** – это область электроники, охватывающая проблемы исследования, разработки и применения микроэлектронных изделий, в состав которых входят элементы, имеющие микронные размеры, а их допуски составляют доли микрометра. Ведущее место среди микроэлектронных изделий занимают интегральные схемы, применение которых позволяет успешно решать проблемы комплексной микроминиатюризации радиоэлектронной аппаратуры (РЭА).

**Интегральная схема (ИС)** – это микроэлектронное изделие, выполняющее определенную функцию преобразования (обработки) сигналов и содержащее большое количество электрорадиоэлементов (ЭРЭ) – транзисторов, резисторов, конденсаторов и т. д., соединенных друг с другом определенным образом. Термин «интегральная схема» указывает на то, что все элементы изделия объединены (интегрированы) и само изделие является конструктивно единым прибором. ЭРЭ, входящие в состав ИС, которые не могут быть выделены как самостоятельные изделия, называются **элементами** ИС. Те же ЭРЭ, которые можно выделить как самостоятельные изделия, например бескорпусные транзисторы, называются **компонентами** ИС. Компоненты могут состоять из нескольких элементов, например, диодные сборки. В процессе изготовления микросхемы на подложке одновременно создается большое количество элементов, а компоненты ИС в процессе сборки устанавливаются по отдельности. Саму ИС, состоящую из интегрированных элементов (или компонентов), следует рассматривать как компонент РЭА.

Сложность ИС оценивается **степенью интеграции**. Она определяется коэффициентом  $K = \lg N$ , значение которого округляется до ближайшего большего целого числа, где  $N$  – число элементов и компонентов, входящих в состав ИС. Интегральные схемы первой степени интеграции ( $K = 1$ ) содержат до 10 элементов, второй степени интеграции ( $K = 2$ ) от 11 до 100 и т. д., ИС, содержащие свыше 100 элементов, называются большими интегральными схемами (БИС), а ИС с числом элементов более 10000 – сверхбольшими (СБИС). Современные СБИС содержат несколько миллионов элементов.

По способу изготовления и получаемой при этом структуре ИС подразделяются на *гибридные* (ГИС) и *полупроводниковые* (ППИС), а по функциональному назначению на *аналоговые* и *цифровые*.

## 5.2. Гибридные интегральные схемы

Гибридные интегральные схемы (ГИС) подразделяются на *толстопленочные* и *тонкопленочные*. Конструктивной основой толстопленочных ГИС является керамическая подложка, на которую через сетку-трафарет последовательно наносят проводящие, резистивные и диэлектрические пасты с последующим вжиганием, создавая таким способом пленочные резисторы, конденсаторы и проводники. Толщина наносимых пленок, образующих элементы ИС, составляет от единиц до десятков микрометров. Основой тонкопленочных ИС является подложка из ситалла или фотоситалла, на которую напыляют пленки толщиной порядка десятых долей микрометра. Навесные активные компоненты ИС крепятся на подложке после создания пленок и соединяются с ними через контактные площадки. Для защиты от внешних воздействий и создания выводов подложку с созданными на ее поверхности элементами и компонентами помещают в корпус.

### 5.2.1. Пленочные резисторы

Конструктивно пленочный резистор состоит из резистивной пленки 1 и контактных площадок 2 (рис. 5.1). Высокоомные резисторы имеют форму меандра (рис. 5.2).

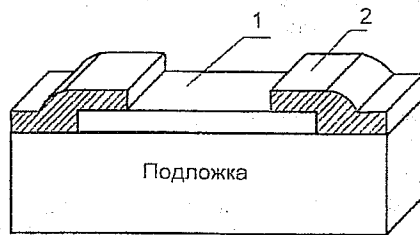


Рис. 5.1

Сопротивление резистора рассчитывается по формуле:

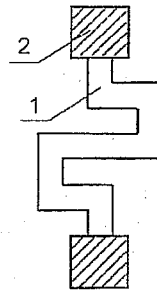


Рис. 5.2

$$R = \rho_V \frac{l}{b\delta}, \quad (5.1)$$

где  $\rho_V$  – удельное объемное сопротивление резистивного материала,  $l$  и  $b$  – длина и ширина резистора,  $\delta$  – толщина резистивной пленки.

Уравнение (5.1) можно преобразовать к виду:

$$R = \rho_S \cdot k_\Phi, \quad (5.2)$$

где  $\rho_S = \frac{\rho_V}{\delta}$  – удельное поверхностное сопротивление,  $k_\Phi = l/b$  – коэффициент формы.

Удельное поверхностное сопротивление  $\rho_S$  – это сопротивление резистивной пленки, имеющей форму квадрата; оно имеет размерность Ом/квадрат (или Ом/□). В тонкопленочных ИС в качестве резистивного материала применяют нихром ( $\rho_S = 300$  Ом/□), тантал ( $\rho_S = 20-100$  Ом/□), нитрид тантала ( $\rho_S = 1000$  Ом/□), кермет ( $\rho_S = 3000-10000$  Ом/□) и ряд других сплавов. В толстопленочных ИС для изготовления резисторов применяют специальные пасты, позволяющие получить  $\rho_S$  пределах от 10 до 100000 Ом/□.

### 5.2.2. Пленочные конденсаторы

Пленочные конденсаторы представляют собой трехслойную структуру (рис. 5.3), состоящую из нижней (проводящей) обкладки 1, диэлектрической пленки 2 и верхней обкладки 3.

В тонкопленочных ИС в качестве проводящих обкладок используют алюминиевые пленки, а в качестве диэлектрика – монооксид германия или кремния, двуокись кремния и окись тантала.

В толстопленочных ИС в качестве диэлектрика применяют специальные пасты.

Емкость конденсатора, измеряемая в пФ, рассчитывается по формуле:

$$C = 0,0885 \frac{\epsilon S}{d}, \quad (5.3)$$

где  $S$  – площадь взаимного перекрытия обкладок конденсатора (площадь верхней обкладки), см<sup>2</sup>;  $d$  – толщина диэлектрика, см.

### 5.2.3. Индуктивные элементы

В ГИС применяют как пленочные, так и навесные катушки индуктивности.

Пленочные катушки индуктивности обычно выполняют в виде круглой или квадратной спирали из проводящего материала (рис. 5.4).

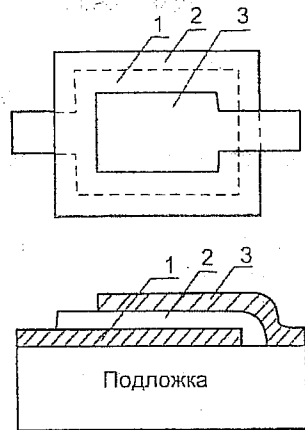


Рис. 5.3

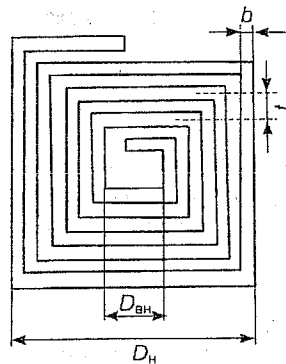


Рис. 5.4

Площадь, занимаемая спиралью, не превышает  $1 \text{ см}^2$ . При  $b=50$  мкм значение индуктивности не превышает  $10 \text{ мкГн}$ . С целью повышения добротности спиральных катушек индуктивности образующие их проводники делают сравнительно толстыми ( $30\text{--}100$  мкм). В тех случаях, когда требуется применение катушек индуктивности с большей индуктивностью, используют миниатюрные кольцевые катушки индуктивности с ферритовыми сердечниками. Во многих случаях вместо катушек индуктивности применяют специальные транзисторные схемы на основе гираторов, эквивалентные индуктивностям.

#### 5.2.4. Активные элементы ГИС

В качестве навесных активных компонентов в ГИС применяют бескорпусные диоды, транзисторы и полупроводниковые ИС, которые по способу их установки в микросхему подразделяются на две группы: приборы с гибкими выводами и приборы с жесткими выводами. Компоненты с гибкими выводами (рис. 5.5,а) имеют выводы из золотой проволоки диаметром  $2,5$  мкм и длиной  $0,6\text{--}5,0$  мм. Такие компоненты приклеиваются к подложке, а гибкие выводы соединяются с пленочными контактными площадками. Существенным недостатком таких конструкций является невозможность автомати-

зировать этот процесс. Поэтому в современных ГИС используют активные компоненты с жесткими выводами. Существуют две

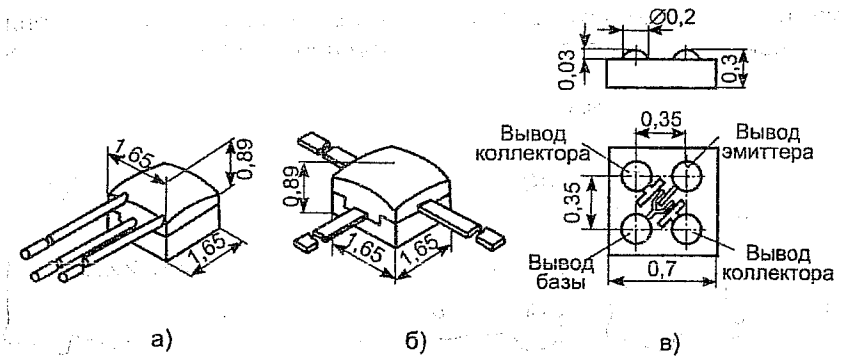


Рис. 5.5

разновидности таких компонентов: со сферическими (рис. 5.5,в) и балочными выводами (рис. 5.5,б). Сферические выводы могут иметь форму шарика, цилиндра или усеченного конуса диаметром  $0,05\text{--}0,2$  мм, выполненных из золота, меди или сплавов. Установка таких транзисторов осуществляется методом перевернутого кристалла, при котором происходит непосредственное соединение сферических выводов с контактными площадками, имеющими форму цилиндров диаметром  $0,15\text{--}0,2$  мм и высотой  $10\text{--}15$  мкм. Монтаж осуществляется посредством ультразвуковой или термокомпрессионной сварки. В транзисторах с балочными выводами жесткие выводы (балки) толщиной  $10\text{--}15$  мкм выступают за край кристалла на  $200\text{--}250$  мкм, что облегчает процесс их присоединения к контактными площадкам.

В толстопленочных ИС для создания пленочных проводников используют проводящие пасты.

#### 5.3. Полупроводниковые интегральные схемы

**Полупроводниковые интегральные схемы (ППИС)** – это интегральные схемы, все элементы и межэлементные соединения которых выполнены в объеме и на поверхности полупроводника. Конструктивной основой ППИС является подложка из кремния  $p$ -типа или арсенида галлия толщиной  $200\text{--}300$  мкм. В некоторых случаях используются диэлектрические подложки (сапфир, шпинель, ситалловое стекло). Элементы ППИС формируются в изолированных от подложки локальных областях  $n$ -типа, называемых карма-

нами. Изоляция карманов от подложки может быть осуществлена несколькими способами. Идеальной является изоляция посредством пленки двуокиси кремния (рис. 5.6,а). Однако такой способ технологически трудоемок. Наиболее простым является способ изоляции с помощью обратно смещенного  $p$ - $n$ -перехода (рис. 5.6,б), но он

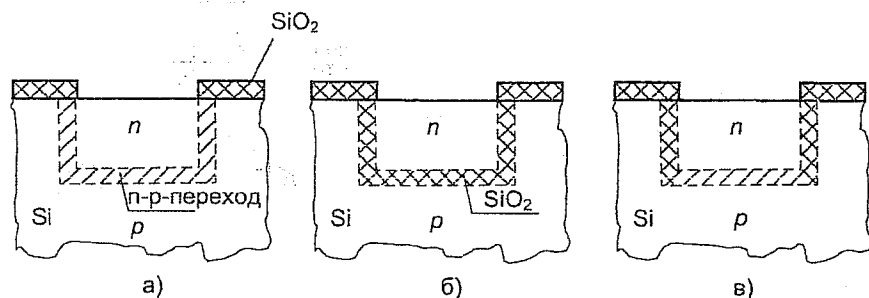


Рис. 5.6

не является совершенным из-за наличия обратного тока. Основным способом изоляции в современных ИС является метод комбинированной изоляции (рис. 5.6,в), сочетающий изоляцию диэлектриком и обратно смещенным  $p$ - $n$ -переходом.

### 5.3.1. Эпитаксиально-планарные $n$ - $p$ - $n$ -транзисторы

Биполярные  $n$ - $p$ - $n$ -транзисторы являются основным схемным элементом полупроводниковых ИС. Наибольшее распространение получили транзисторы, имеющие вертикальную структуру, в которой выводы от областей транзистора расположены в одной плоскости на поверхности подложки (рис. 5.7). Такие структуры формируются в карманах  $n$ -типа, глубина которых составляет несколько микрометров, а ширина несколько десятков микрометров. Рабочей областью транзистора является область, расположенная под донной частью эмиттера. Остальные области структуры являются пассивными, они выполняют функции соединения рабочих областей с внешними выводами и обладают значительными сопротивлениями  $r'_б$  и  $r'_к$ . Сопротивление базовой области  $r'_б$  примерно такое же, как у дискретного транзистора (около 10–20 Ом). Сопротивление коллекторной области  $r'_к$  у дискретного транзистора невелико (около 1–2 Ом), так как вывод коллектора у него делается снизу; у интегрального транзистора вывод коллектора расположен на поверхности подложки, вследствие чего возрастает путь коллекторного тока

от активной коллекторной зоны к коллекторному контакту, из-за чего увеличивается сопротивление  $r'_к$  до 100–300 Ом, что отрицательно сказывается на выходных характеристиках транзистора: они идут более полого в области режима насыщения. Уменьшение  $r'_к$  путем увеличения концентрации примесей в коллекторной области нельзя признать целесообразным, так как это ведет к снижению пробивного напряжения коллекторного перехода. Компромиссным решением проблемы является создание скрытого высоколегированного  $n^+$ -слоя толщиной около 5 мкм на границе коллектора и подложки. Этот слой обеспечивает низкоомный путь коллекторному току от активной коллекторной зоны к коллекторному контакту, снижая  $r'_к$  на порядок. Уменьшению  $r'_б$  и  $r'_к$  способствует также расположение выводов по периметру коллекторной и базовой областей. Изоляция транзистора от подложки обеспечивается путем подачи на коллектор положительного напряжения относительно подложки.

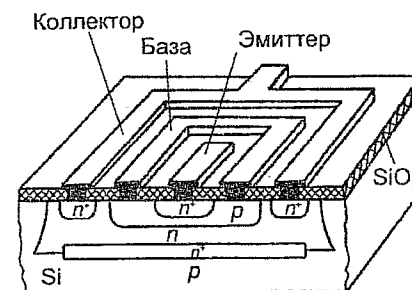


Рис. 5.7

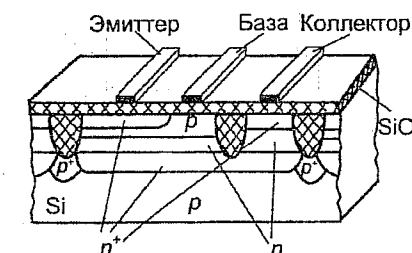


Рис. 5.8

### 5.3.2. Изопланарные $n$ - $p$ - $n$ -транзисторы

Эти транзисторы также имеют вертикальную структуру и выводы, расположенные на поверхности подложки (рис. 5.8); они отличаются от планарно-эпитаксиальных меньшими размерами и лучшей изоляцией от подложки. При одинаковой площади эмиттерных переходов общая площадь изопланарного транзистора (с учетом площади изолирующих областей) меньше почти на порядок. Поэтому изопланарные транзисторы находят применение в БИС и СБИС. Глубина залегания эмиттера составляет 0,2...0,4 мкм, толщина базы 0,1...0,2 мкм. В структуре имеются противоканальные области  $p^+$ -типа, расположенные под вертикальными изолирующи-

ми областями. Их назначение – устранить паразитные проводящие каналы между соседними структурами. Известно, что на границе «кремний–диоксид кремния» существует неподвижный положительный заряд, притягивающий электроны из подложки, вследствие чего при невысокой концентрации акцепторов в подложке (порядка  $10^{15} \text{ см}^{-3}$ ), под диоксидом может сформироваться инверсный канал  $n$ -типа, соединяющий между собой коллекторные области соседних структур. Для предотвращения появления инверсных каналов создают  $p$ -области, охватывающие электронные карманы в виде кольца.

### 5.3.3. Эквивалентная схема $n$ - $p$ - $n$ -транзистора

Рассмотренные  $n$ - $p$ - $n$ -транзисторы имеют четырехслойную структуру (рис. 5.9,а), которую можно представить состоящей из двух транзисторов: активного  $n$ - $p$ - $n$ -типа и паразитного  $p$ - $n$ - $p$ -типа (рис. 5.9,б). Эмиттером паразитного транзистора является базовый слой основного, а роль коллектора выполняет подложка  $p$ -типа.

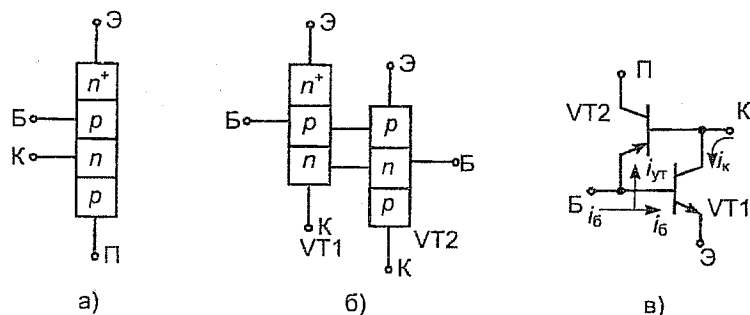


Рис. 5.9

Коллекторный переход паразитного транзистора всегда закрыт, а его эмиттерный переход может находиться как в закрытом, так и в открытом состоянии. Закрытое состояние соответствует режиму отсечки паразитного и активному режиму основного транзистора. В этом случае паразитный транзистор не оказывает существенного влияния на работу основного транзистора, так как обратные его  $p$ - $n$ -переходов не велики. Если же эмиттерный переход паразитного транзистора открыт, что соответствует

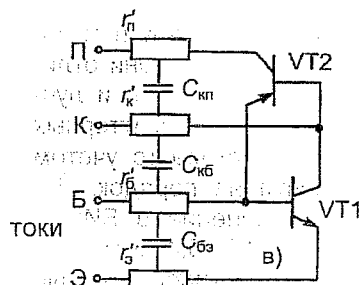


Рис. 5.10

активному режиму паразитного транзистора и режиму насыщения основного, то возникает ток утечки  $I_{ут}$ , текущий в эмиттерную цепь паразитного транзистора, и уменьшается базовый ток основного транзистора. Чтобы ослабить влияние паразитного транзистора, его базу (коллектор основного транзистора) делают широкой, уменьшая тем самым коэффициенты  $\alpha$  и  $\beta$  паразитного транзистора. Уменьшение  $\alpha$  и  $\beta$  достигается также путем введения примеси золота.

С учетом паразитных элементов эквивалентная схема принимает вид, показанный на рис. 5.10.

### 5.3.4. Транзистор с диодом Шоттки

Транзисторы с диодом Шоттки (ДШ) находят широкое применение в цифровых ИМС благодаря более высокому быстродействию по сравнению обычными транзисторами. В отличие от обычного планарного транзистора у транзистора с диодом Шоттки базовое контактное отверстие расширено в сторону коллекторной области  $n$ -типа (рис. 5.11,а), в результате чего образуется общий алюминиевый вывод от базовой и коллекторной областей. Слой алюми-

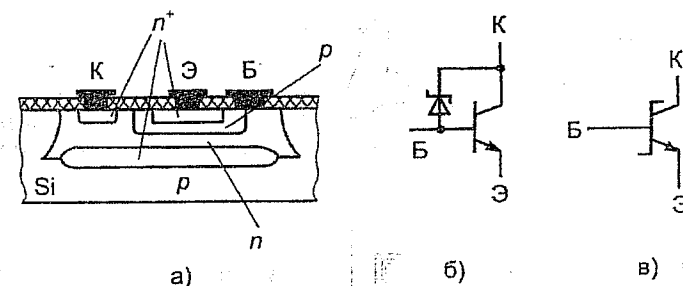


Рис. 5.11

ния, расположенный на базовом слое  $p$ -типа, образует с ним обычный омический контакт, хорошо пропускающий ток в обоих направлениях, а слой алюминия, расположенный на относительно высокоомной коллекторной области  $n$ -типа создает с ней выпрямляющий контакт, хорошо пропускающий ток в направлении от металла к полупроводнику, и плохо пропускающий ток в противоположном направлении, т. е. контакт металла с высокоомным электронным полупроводником является диодом Шоттки, включенным между коллектором и базой, как это показано на рис. 5.11,б. На принципиальных схемах транзисторы с ДШ изображают так, как это показано на рис. 5.11,в. Применение транзисторов с ДШ позволяет



так как ДШ, заается рань (0,7 В) и не я. В резуль и время рас-

основу циф- Имея общие структура и то- ис. 5.12. Ее ость транзи-

ую горизон-  $n$ -структуру, усилени ко- быть умень- увеличения жду эмитте- стояние дол- ьше диффу- электронов. оно состав- м.

при закры- м переходе оллекторном  $n^+p$ -струк- т в инверс- результате закрытого ерехода воз- обусловлен- и из коллек- ь инверсный увеличения этой целью транзистора 00...300 Ом. ния порядка

0,1...0,15 В, вследствие чего прямое напряжение на коллекторном переходе будет больше в области пассивной базы и инжекция электронов через коллекторный переход будет происходить преимущественно в области пассивной базы.

### 5.3.6. Многоколлекторные транзисторы

Многоколлекторные транзисторы (МКТ) находят применение в схемах инжекционной логики. Структура такого транзистора показана на рис. 5.13. Общим эмиттером в этой структуре является  $n$ -слой, а коллекторами  $n^+$ -область. Такая структура не позволяет получить достаточно высокий коэффициент передачи тока эмиттера ввиду низкой эффективности эмиттера, имеющего невысокую концентрацию примеси. Практически за счет приближения скрытого  $n^+$ -слоя к базовому слою и расположения коллекторов как можно ближе друг к другу удается получить коэффициент  $\alpha \approx 0,8...0,9$ .

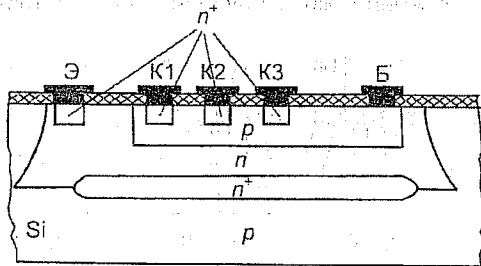


Рис. 5.13

Рис. 5.13. Структура многоколлекторного транзистора (МКТ). Эмиттер (Э) и коллекторы (К1, К2, К3) расположены на поверхности. Базовый слой (Б) находится под коллекторами. Скрытый  $n^+$ -слой расположен под базовым слоем.

### 5.3.7. Транзисторы $p$ - $n$ - $p$ -структуры

Транзисторы  $p$ - $n$ - $p$ -структуры в ИС играют вспомогательную роль. Их изготавливают одновременно с  $n$ - $p$ - $n$ -транзисторами и они, как правило, имеют горизонтальную структуру. В такой структуре (рис. 5.14) эмиттерная и коллекторная области изготавливаются одновременно с созданием базовых областей  $n$ - $p$ - $n$ -транзисторов. Перенос носителей заряда в таком транзисторе происходит в горизонтальном направлении. Ввиду того, что в горизонтальной структуре не удается выполнить ширину базы менее 3...4 мкм,

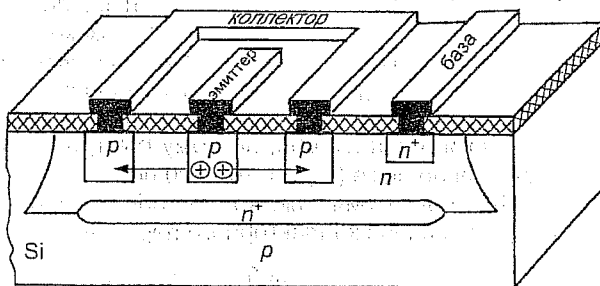


Рис. 5.14

повысить быстродействие цифровых ИС в 2...5 раз, так как ДШ, имеющий пороговое напряжение  $U^* = 0,2...0,3$  В, открывается раньше, чем коллекторный переход транзистора ( $U^* = 0,5...0,7$  В) и не позволяет транзистору переходить в режим насыщения. В результате накапливаемый в транзисторе избыточный заряд и время расасывания существенно уменьшаются.

### 5.3.5. Многоэмиттерные транзисторы

Многоэмиттерные транзисторы (МЭТ) составляют основу цифровых ИС транзисторно-транзисторной логики (ТТЛ). Имея общие коллектор и базу, МЭТ содержит до 16 эмиттеров. Структура и топология трехэмиттерного транзистора показаны на рис. 5.12. Ее можно рассматривать как интегрированную совокупность транзисторов, обладающую двумя особенностями.

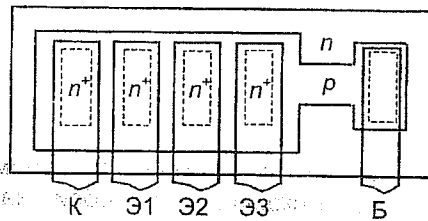
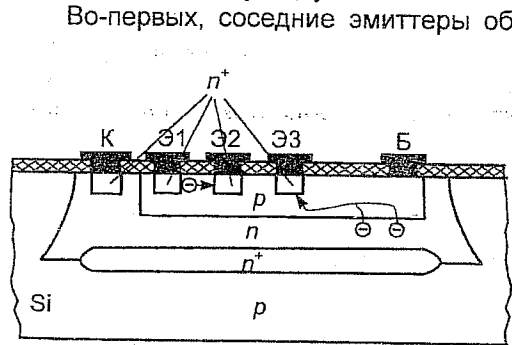


Рис. 5.12

Во-первых, соседние эмиттеры образуют паразитную горизонтальную  $n-p-n$ -структуру, коэффициент усиления которой должен быть уменьшен путем увеличения расстояния между эмиттерами. Это расстояние должно быть больше диффузионной длины электронов. Практически оно составляет 10...15 мкм.

Во-вторых, при закрытом эмиттерном переходе и открытом коллекторном вертикальная  $n^+-p-n$ -структура переходит в инверсный режим, в результате чего в цепи закрытого эмиттерного перехода возникнет ток, обусловленный инжекцией из коллектора. Чтобы уменьшить этот ток, необходимо уменьшить инверсный коэффициент передачи тока, что достигается путем увеличения расстояния, проходимого электронами через базу. С этой целью внешний вывод базы соединяют с активной областью транзистора через узкий перешеек, обладающий сопротивлением 200...300 Ом. Ток базы создает на этом перешейке падение напряжения порядка

0,1...0,15 В, вследствие чего прямое напряжение на коллекторном переходе будет больше в области пассивной базы и инжекция электронов через коллекторный переход будет происходить преимущественно в области пассивной базы.

### 5.3.6. Многоколлекторные транзисторы

Многоколлекторные транзисторы (МКТ) находят применение в схемах инжекционной логики. Структура такого транзистора показана на рис. 5.13. Общим эмиттером в этой структуре является  $n$ -слой, а коллекторами  $n^+$ -область. Такая структура не позволяет получить достаточно высокий коэффициент передачи тока эмиттера ввиду низкой эффективности эмиттера, имеющего невысокую концентрацию примеси. Практически за счет приближения скрытого  $n^+$ -слоя к базовому слою и расположения коллекторов как можно ближе друг к другу удается получить коэффициент  $\alpha \approx 0,8...0,9$ .

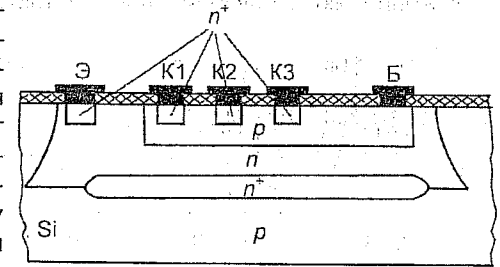


Рис. 5.13

### 5.3.7. Транзисторы p-n-p-структуры

Транзисторы  $p-n-p$ -структуры в ИС играют вспомогательную роль. Их изготавливают одновременно с  $n-p-n$ -транзисторами и они, как правило, имеют горизонтальную структуру. В такой структуре (рис. 5.14) эмиттерная и коллекторная области изготавливаются одновременно с созданием базовых областей  $n-p-n$ -транзисторов.

Перенос носителей заряда в таком транзисторе происходит в горизонтальном направлении. Ввиду того, что в горизонтальной структуре не удастся выполнить ширину базы менее 3...4 мкм,

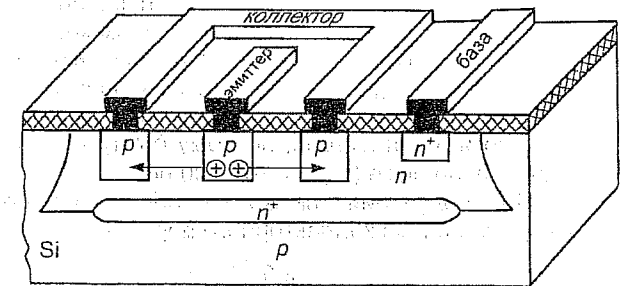


Рис. 5.14

коэффициент усиления  $\beta$  не превышает 10. Улучшить параметры  $p$ - $n$ - $p$ -транзистора можно путем использования вертикальной структуры. Для ее формирования требуются дополнительные технологические операции.

### 5.3.8. Диодное включение транзисторов

В полупроводниковых ИС в качестве диода можно использовать один из  $n$ - $p$ -переходов вертикального  $n$ - $p$ - $n$ -транзистора или их комбинацию. Получение диодов таким путем значительно проще,

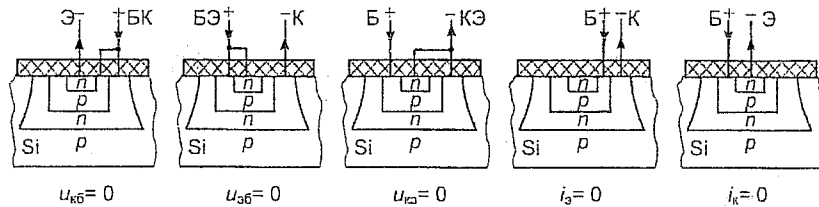


Рис. 5.15

чем формирование специальных диодных структур. Возможны пять вариантов диодного включения  $n$ - $p$ - $n$ -транзистора (рис. 5.15). Если используют первый вариант, когда коллектор соединен с базой ( $u_{кб} = 0$ ), то эквивалентная схема транзистора в этом случае принимает вид, показанный на рис. 5.16. Такой вариант обеспечивает наиболее высокое быстродействие диода ( $\tau_{восст} \approx 1 \dots 10$  нс), так как избыточный заряд, определяющий быстродействие, накапливается только в базе за счет инжекции электронов только со стороны эмиттера. Во всех остальных вариантах накопление избыточного заряда имеет место не только в базе, но и в коллекторе, поэтому быстродействие таких вариантов значительно ниже ( $\tau_{восст} \approx 10 \dots 100$  нс).

Для получения высокого пробивного напряжения используют диоды на основе коллекторного перехода.

### 5.3.9. Резисторы ППИС

В качестве резисторов можно использовать объемные сопротивления эмиттерной, базовой или коллекторной областей.

Наиболее часто в полупроводниковых ИС применяются резисторы на основе базовой области (рис. 5.17, б), имеющей  $\rho_S = 100 \dots 300$  Ом/□. Чтобы изолировать резистор от подложки паразитный  $p$ - $n$ - $p$ -транзистор должен находиться в режиме отсечки. С этой целью на вывод К от  $n$ -слоя должен быть подан высокий потенциал. Наличие паразитной емкости  $C_{пар} = \frac{C_{кб} C_{кп}}{C_{кб} + C_{кп}}$  делает сопротивление резистора частотнозависимым. Отклонение от номинального значения сопротивления составляет 10...20 %.

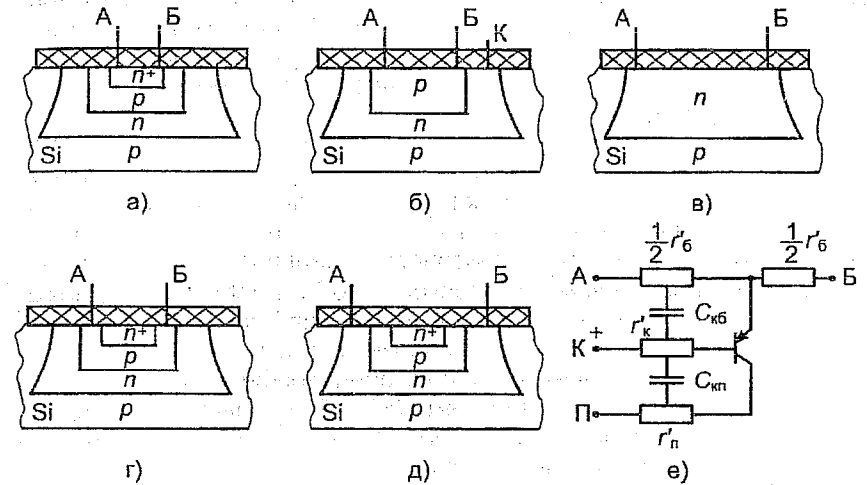


Рис. 5.17

Помимо резисторов на основе типовой  $n$ - $p$ - $n$ -структуры в современных ИС в качестве резисторов используют тонкие резистивные пленки, создаваемые методом ионного легирования, когда примеси внедряются в подложку путем бомбардировки ее поверхности потоком ионов. В этом случае удастся получить резистивные пленки толщиной 0,1...0,3 мкм с удельным поверхностным сопротивлением  $\rho_S = 20$  кОм/□. Абсолютное значение  $\rho_S$  при этом получается с точностью  $\pm 6$  %.

В некоторых случаях в полупроводниковых ИС применяют тонкопленочные резисторы, напыляемые на поверхность двуокиси кремния. Такие резисторы отличаются более высокой точностью изготовления, низким ТКС и высокой граничной частотой.

Следует отметить, что отклонения от номинала у всех резисторов одной ИС сильно коррелированы (в одну сторону).

### 5.3.10. Конденсаторы ППИС

В полупроводниковых ИС в качестве конденсаторов используют либо емкости  $p$ - $n$ -переходов, либо МДП-структуры. Если в качестве конденсатора используется емкость  $p$ - $n$ -перехода, то на переход должно быть подано обратное напряжение. При этом емкость конденсатора будет зависеть от величины этого напряжения. Чаще используется вариант с коллекторным переходом (рис. 5.18). Практически емкость рабочего конденсатора  $C_{кб}$  не превышает 300 пФ с допуском  $\pm 20\%$  при добротности, не превышающей 10. Этот конденсатор вместе с паразитной емкостью  $C_{кп}$  образует емкостный делитель напряжения. Чтобы повысить коэффициент передачи делителя, на конденсатор  $C_{кп}$  подают более высокое обратное напряжение, чем на конденсатор  $C_{кб}$ .

Лучшими свойствами обладают МДП-конденсаторы (рис. 5.19), у которых нижней обкладкой является эмиттерный  $n^+$ -слой, диэлектриком слой  $\text{SiO}_2$ , а верхней обкладкой металлическая пленка. Емкость такого конденсатора почти не зависит от величины и знака приложенного напряжения. Практически удельная емкость составляет от 400 до 650 пФ/см<sup>2</sup> при допуске  $\pm 20\%$  и добротности, лежащей в пределах от 10 до 100. Эквивалентная схема конденсатора содержит рабочую емкость  $C$  и паразитную емкость  $C_{кп}$ , которые образуют емкостный делитель напряжения, коэффициент передачи которого определяется отношением  $C/C_{кп}$ . Для повышения коэффициента передачи необходимо подавать на  $n^+$ -слой сравнительно высокое положительное напряжение.

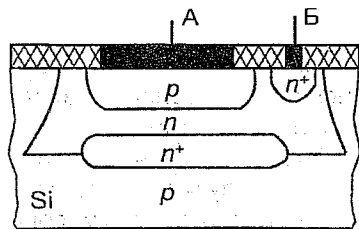


Рис. 5.18

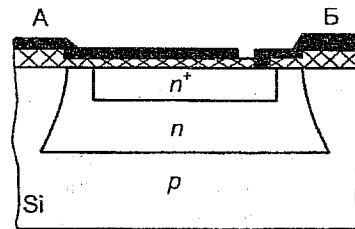


Рис. 5.19

В ряде случаев на поверхности  $\text{SiO}_2$  формируют тонкопленочные конденсаторы, аналогичные по своей структуре конденсаторам ГИС. Таким образом, микронанотехнологии позволяют по-

лучить только конденсаторы малой емкости, причем с низкой добротностью и точностью.

### 5.3.11. МДП-транзисторы ППИС

**МДП-транзисторы** имеют относительно простую конструкцию, не требуют дополнительной изоляции в схеме и имеют меньшие по сравнению с биполярными транзисторами размеры, что позволяет повысить степень интеграции. В современных ИС обычно применяют МДП-транзисторы с индуцированным каналом  $n$ -типа и поликремневым затвором (рис. 5.20). Транзисторы формируются на кремневой подложке  $p$ -типа с удельным сопротивлением 1–10 Ом·см. Соседние транзисторы разделяются слоями толстого оксида, под которыми расположены сильно легированные  $p^+$ -области, необходимые для исключения возможности возникновения паразитных  $n$ -каналов, соединяющих  $n^+$ -области соседних транзисторных структур. Длина канала в транзисторах СБИС составляет 0,2–1,0 мкм. Чтобы уменьшить пороговое напряжение, увеличивают концентрацию примесей в области, расположенной между истоком и стоком, в которой индуцируется канал. Толщина подзатворного диэлектрика составляет 0,02–0,1 мкм, толщина поликристаллического кремния не превышает 0,5 мкм, а толщина защитного оксида составляет примерно 1 мкм. Выводы от истока и стока осуществляются через окна в пленке  $\text{SiO}_2$ , вывод от поликремниевого затвора также осуществляется через контактные окна, но за пределами МДП-структуры.

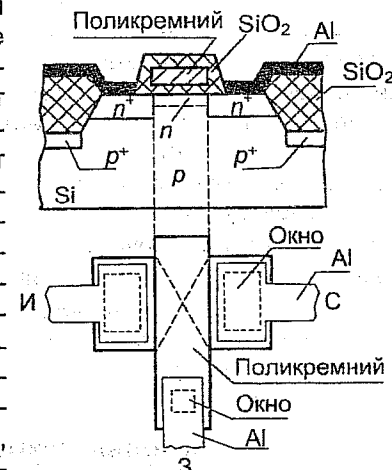


Рис. 5.20

**Комплементарные МДП-структуры (КМДП)** представляют собой сочетание транзисторов с каналами  $n$ - и  $p$ -типа, соединенных последовательно. В такой структуре транзистор с каналом  $n$ -типа формируется непосредственно на кремневой подложке  $p$ -типа, а транзистор с каналом  $p$ -типа – в специальном кармане  $n$ -типа. В целях повышения степени интеграции разработаны опытные образцы двухслойных КМДП-структур. В такой структуре на подложке  $p$ -типа создается обычный транзистор с  $n$ -каналом и поликремние-

вым затвором, а над *n*-канальным транзистором создается пленка отожженного поликремния, по своим свойствам приближающаяся к монокристаллу, в которой формируется транзистор с каналом *p*-типа. Оба транзистора имеют общий поликремниевый затвор. Созданная таким способом комплементарная пара вместе с соединениями занимает такую же площадь, как один транзистор с каналом *n*-типа.

**Вертикальные МДП-структуры** отличаются от рассмотренных тем, что перемещение носителей заряда через канал происходит в вертикальном направлении, что позволяет уменьшить длину канала, увеличить быстродействие и повысить степень интеграции. Такие структуры формируются в специально вытравленных канавках на кремниевой подложке.

**Структуры «кремний на диэлектрике» (КНД)** формируются в изолированных друг от друга островках толщиной 0,5–1,0 мкм, созданных на поверхности SiO<sub>2</sub>. В структурах кремний на сапфире островки создаются непосредственно на поверхности сапфира. Структуры КНД обладают более высоким быстродействием, так как в них емкости *n-p*-переходов образуются лишь с торцевых слоев истока и стока.

#### 5.4. Базовые технологические операции

Производство интегральных схем состоит из ряда операций, выполняя которые постепенно из исходных материалов получают готовое изделие. Количество операций технологического процесса может достигать 200 и более.

**Эпитаксия** – это операция наращивания на подложке (полупроводниковую пластину) монокристаллического слоя, повторяющего структуру подложки и ее кристаллографическую ориентацию. Для получения эпитаксиальных пленок толщиной от 1 до 15 мкм обычно применяется хлоридный метод, при котором полупроводниковые пластины после тщательной очистки поверхности от различного рода загрязнений помещают в кварцевую трубу с высокочастотным нагревом, где пластины нагреваются до 1200±3 °С. Через трубу пропускают поток водорода с небольшим содержанием тетрахлорида кремния, при этом на поверхности пластин происходит реакция  $\text{SiCl}_4 + 2\text{H}_2 \rightarrow \text{Si} \downarrow + 4\text{HCl} \uparrow$ . Образующиеся при реакции атомы кремния занимают места в узлах кристаллической решетки, из-за чего растущая пленка продолжает кристаллическую структуру подложки. При добавлении в смесь газов газообразных соединений доноров (например, PH<sub>3</sub> или PCl<sub>3</sub>) эпитаксиальный слой получается

с электронной проводимостью, а при добавлении газообразных соединений акцепторов (например, BBr<sub>3</sub> или B<sub>2</sub>H<sub>6</sub>) наращиваемый слой приобретает дырочную проводимость.

**Легирование** – это операция введения примесей в подложку. Существуют два метода легирования: диффузия примесей и ионная имплантация.

**Диффузия примесей** представляет собой обусловленное тепловым движением перемещение частиц в направлении убывания их концентрации. Основным механизмом проникновения примесных атомов в кристаллическую решетку состоит в их последовательном перемещении по вакансиям (пустым узлам) решетки. Диффузия примесей осуществляется в кварцевых печах при температуре 1100–1200 °С, поддерживаемой с точностью ±0,5 °С. Через печь пропускается нейтральный газ-носитель (N<sub>2</sub> или Ar), который переносит частицы диффузанта (B<sub>2</sub>O<sub>3</sub> или P<sub>2</sub>O<sub>5</sub>) к поверхности пластин, где в результате химических реакций выделяются атомы примесей (В или Р), которые диффундируют вглубь пластин. В большинстве случаев диффузия осуществляется через окна в пленке SiO<sub>2</sub>, создаваемой на поверхности пластины. Так как атомы примеси диффундируют не только перпендикулярно поверхности пластины, но и под защитную пленку SiO<sub>2</sub>, то размеры кармана, образующегося в результате диффузии, оказываются больше размеров окна (рис. 5.21).

Для создания нескольких слоев с разными типами проводимости диффузия осуществляется многократно. Например, при формировании вертикальной *n-p-n*-структуры сначала методом эпитаксии на кремниевой подложке *p*-типа наращивается эпитаксиальный коллекторный слой *n*-типа, затем методом диффузии акцепторов формируется базовый слой *p*-типа, после чего диффузией доноров формируется эмиттерный слой *n*-типа.

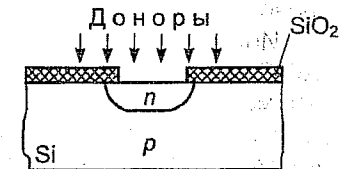


Рис. 5.21

**Ионная имплантация** примесей происходит в результате бомбардировки поверхности подложки сфокусированным потоком ионов, обладающих энергией от 10<sup>3</sup> до 300 кэВ. Плотность тока ионного пучка составляет от 0,1 до 100 мкА/см<sup>2</sup>. Внедряясь в кристаллическую решетку ионы, передают свою энергию атомам подложки, которые покидают узлы решетки, в результате чего образуются вакансии. Поскольку пороговая энергия смещения атомов составляет около 14 эВ, то каждый ион, внедряясь в кристаллическую решетку,

создает на своем пути сотни и тысячи подобных дефектов. Израсходовав всю свою энергию и создав большое число вакансий (дефектов кристаллической структуры) внедренный ион может оказаться либо в узле, либо между узлами решетки. Чтобы восстановить нарушенную структуру решетки пластины после ионного легирования подвергают отжигу при температуре 600–900 °С. При отжиге смещенные атомы подложки возвращаются в нормальные положения в узлах кристаллической решетки, а внедренные примесные атомы перемещаются в пустые узлы. Длина пробега ионов является случайной величиной, подчиняющейся нормальному закону распределения, и характеризуется средним значением длины пробега  $\bar{l}$  и среднеквадратическим отклонением длины пробега  $\sigma$ . Поэтому максимум распределения внедренных примесей оказывается на расстоянии  $\bar{l}$  от поверхности подложки, а толщина легированного слоя пропорциональна  $\sigma$ . Чем больше энергия ионов, тем глубже они проникают в подложку. На рис. 5.22 показано распределение акцепторных примесей для двух значений энергии и одинаковой дозы примесей.

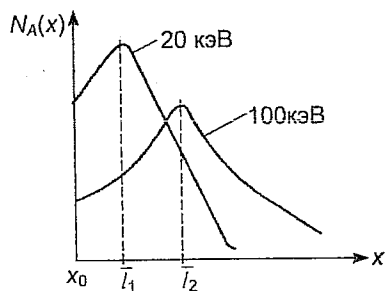


Рис. 5.22

Значение  $\bar{l}$  не превышает 0,5–0,7 мкм.

Ионное легирование широко используется при создании БИС и СБИС. По сравнению с диффузией процесс ионного легирования занимает меньше времени и позволяет создавать слои с субмикронными горизонтальными размерами толщиной менее 0,1 мкм с высокой воспроизводимостью параметров. Кроме того, ионное легирование не является высокотемпературной операцией и не приводит к перераспределению ранее введенных примесей.

**Формирование тонких пленок.** Существует несколько методов получения таких пленок.

**Термическое окисление** применяется для получения пленок диоксида кремния  $\text{SiO}_2$ , оно основано на высокотемпературных реакциях кремния с кислородом или кислородосодержащими веществами. Окисление происходит в кварцевых печах при температуре 800–1200 °С с точностью  $\pm 1$  °С. При окислении в атмосфере сухого кислорода на поверхности кремния идет реакция  $\text{Si} + \text{O}_2 \rightarrow \text{SiO}_2$ . На образование пленки расходуются атомы кремния, поэтому исходная

поверхность подложки в процессе окисления уходит в толщю оксида (рис. 5.23).

Окисление в атмосфере сухого кислорода протекает сравнительно медленно – на образование пленки толщиной 0,5 мкм требуется около 5 час. Более быстро окисный слой нарастает при окислении в парах воды. В этом случае происходит реакция

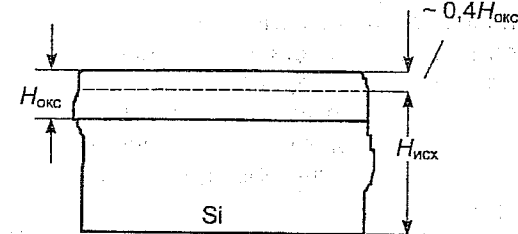


Рис. 5.23

Однако пленка в этом случае оказывается рыхлой. Поэтому на практике осуществляют комбинированное окисление: сначала в сухом кислороде, затем в парах воды и после этого снова в сухом кислороде.

**Химическое осаждение** пленок происходит при более низких температурах и позволяет получить диэлектрические пленки практически из любого материала. Оно может происходить в парогазовой или водной среде. В парогазовой среде можно получить пленки диоксида кремния и пленки нитрида кремния. Для осаждения пленок из водных растворов используют специальные электролитические ванны, где анодом является проводящая подложка. При прохождении через электролит электрического тока, выделяющегося у анода атомы кислорода вступают в реакцию с материалом анода, образуя плотно сцепленную с ним окисную пленку. Таким способом получают пленки окиси тантала и пленки окиси алюминия.

**Термическое вакуумное напыление** заключается в создании направленного потока паров напыляемого материала и последующей конденсации их на поверхности подложки. Процесс осуществляется в вакуумной камере, где происходит нагрев испаряемого вещества. Испарившиеся частицы, диффундируя, перемещаются к подложке и оседают на ее поверхности. Высокий вакуум необходим для того, чтобы исключить столкновение напыляемых частиц с молекулами газа и тем самым обеспечить равномерное оседание напыляемых частиц на поверхности подложки.

**Катодное распыление** основано на разрушении катода при бомбардировке его ионами разреженного газа. Процесс происходит в вакуумной камере заполненной инертным газом. В нижней части камеры находится катод-мишень, являющийся источником напы-

ляемых частиц, а в верхней части – металлический анод, на котором закреплены подложки. Анод заземляют, а на катод подают отрицательное напряжение, в результате чего между катодом и анодом возникает газовый тлеющий разряд. Образующиеся при этом положительные ионы выбивают из катода атомы, которые двигаются к аноду и оседают на подложках. Таким способом можно напылять не только проводящие, но и диэлектрические пленки. В этом случае на катод подается переменное напряжение с частотой 13,56 МГц для того, чтобы исключить накопление положительного заряда на катоде, образующегося вследствие ухода из катода электронов.

*Ионно-плазменное напыление* является разновидностью катодного распыления. Оно осуществляется в вакуумной камере 1 (рис. 5.24), заполненной инертным газом; в нижней части камеры

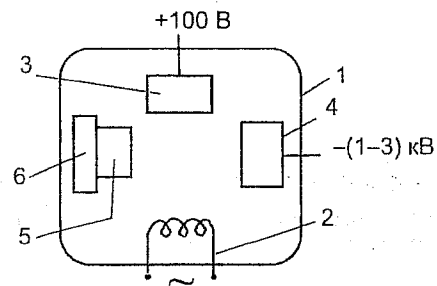


Рис. 5.24

расположен вольфрамовый катод 2, а в верхней – анод 3, который подается положительное напряжение около 100 В, вследствие чего между катодом и анодом возникает дуговой разряд. Мишень 4 является источником напыляемого материала; на нее подается отрицательное напряжение порядка 1–3 кВ, вследствие чего из плазмы дугового разряда вытягиваются положительные ионы, которые обладают энергией, достаточной для распыления атомов материала мишени. Выбитые из мишени атомы двигаются к подложке 5, закрепленной на держателе 6, в результате чего на поверхности подложки образуется тонкая пленка напыляемого материала.

*Осаждение пленок металлов из водных растворов* применяется для получения сравнительно толстых проводящих пленок (20 мкм и более), например, при изготовлении металлических масок (трафаретов), жестких и балочных выводов, получения покрытий на деталях корпусов и т. д. Наиболее широко распространено электролитическое осаждение пленок, которое происходит в электролитических ваннах, заполненных электролитом и содержащих два электрода – катод и анод. Катодом является подложка с предварительно созданной на ней проводящей пленкой. Анод изготавливают

из материала, который должен быть осажден на поверхности подложки.

**Травление.** Травление применяется для очистки поверхности полупроводниковых пластин от различного рода загрязнений, удаления слоя  $\text{SiO}_2$ , также для создания на поверхности подложек канавок и углублений. Травление может быть как жидкостным, так и сухим.

*Жидкостное травление* осуществляется с помощью кислоты, либо щелочи. Кислотное травление применяют при подготовке пластин кремния к изготовлению структур микросхем с целью получения зеркально гладкой поверхности, а также для удаления пленки  $\text{SiO}_2$  и формирования в ней отверстий. Щелочное травление применяют для получения канавок и углублений. Канавки и углубления вытравливаются через маски-пленки с отверстиями, изготовленные из материала, на который травитель не воздействует. При этом травление отверстий в пленке  $\text{SiO}_2$  будет изотропным, т. е. происходит с одинаковой скоростью во всех направлениях – как вглубь, так и под маску, в результате чего размер вытравленного отверстия оказывается больше размера отверстия в маске (рис. 5.25, а). Для получения углублений и канавок в кремнии, функции маски выполняет слой  $\text{SiO}_2$ , на который щелочь не воздействует. При этом травление кремния будет анизотропным, т. е. происходить с разными скоростями в разных кристаллографических направлениях. Поэтому в зависимости от поверхностной кристаллографической ориентации можно формировать канавки прямоугольной или конусообразной формы (рис. 5.25, б и в).

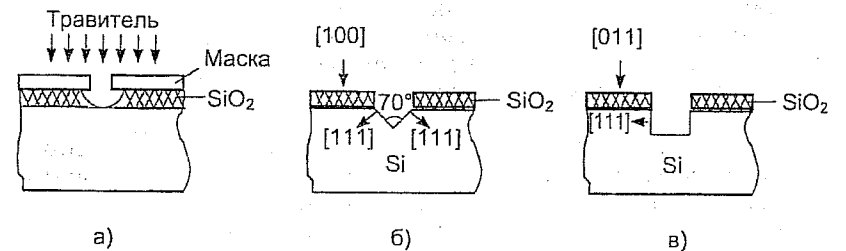


Рис. 5.25

*Сухое травление* производят в вакуумных установках в плазме газового разряда. Различают ионное травление, плазмохимическое травление и комбинированное реактивное ионное травление. При *ионном* травлении поверхность кремния бомбардируется потоком ионов инертного газа (аргон), в результате чего происходит распыление кремния. Оно применяется в основном для очистки поверх-

ности кремния от загрязнений. *Плазмохимическое травление* основано на химическом взаимодействии активных частиц плазмы с материалом, подвергающимся травлению. В результате химического взаимодействия образуются летучие соединения, удаляемые путем откачки. Таким способом делают отверстия в пленке  $\text{SiO}_2$ . При этом травление идет преимущественно в вертикальном направлении, в котором движутся активные частицы, поэтому размер отверстия в пленке  $\text{SiO}_2$  весьма точно соответствует размеру отверстия в маске. *Реактивное ионное травление* по механизму процесса является комбинированным. Удаление обрабатываемого материала происходит в результате его распыления ускоренными ионами и образования легколетучих соединений при взаимодействии с химически активными частицами плазмы. От плазмохимического травления оно отличается тем, что энергия ионов больше и достаточна для распыления, а от ионного травления – тем, что используется не инертная, а содержащая химически активные частицы плазма. При этом физическое распыление интенсифицирует химические реакции, а химические реакции, ослабляя межатомные связи на обрабатываемой поверхности, увеличивают скорости распыления.

**Литография** – это процесс формирования отверстий в масках, применяемых для локальной диффузии, травления, окисления и других операций. Существует несколько разновидностей этого процесса.

*Фотолитография* основана на использовании светочувствительных материалов – фоторезистов (ФР), которые могут быть негативными и позитивными. Негативные фоторезисты под действием света полимеризуются и становятся устойчивыми к травителям. В позитивных фоторезистах свет, наоборот, разрушает полимерные цепочки, поэтому засвеченные участки фоторезиста разрушаются травителем. При производстве ППИС слой фоторезиста наносят на поверхность  $\text{SiO}_2$ , а при производстве ГИС – на тонкий слой металла, нанесенный на подложку, или на тонкую металлическую пластину, выполняющую функции съемной маски. Необходимый рисунок элементов ИС получают путем облучения фоторезиста светом через фотошаблон (ФШ), представляющий собой стеклянную пластину, на одной из сторон которой имеется позитивный или негативный рисунок элементов ИС в масштабе 1:1 (рис. 5.26,а). При производстве ИС используется несколько фотошаблонов, каждый из которых задает рисунок тех или иных слоев (базовых и эмиттерных областей, контактных выводов и т. д.). После облучения светом неполомеризованные участки фоторезиста удаляются травителем и на поверхности  $\text{SiO}_2$  (или металлической пленки) образуется фото-

резистивная маска (рис. 5.26,б), через отверстия в которой осуществляют травление  $\text{SiO}_2$  (или металлической пленки), в результате рисунок фотошаблона оказывается перенесенным на поверхность подложки (рис. 5.26,в). Созданию фотошаблонов предшествует топологическое проектирование микросхемы, результатом которого является получение в увеличенном масштабе (100 : 1; 200 : 1;

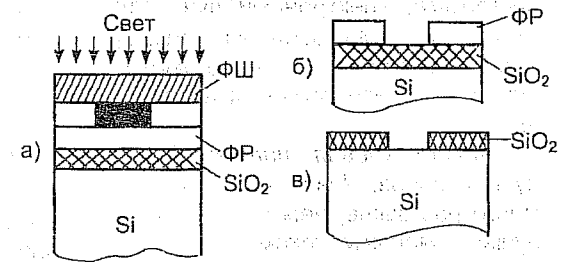


Рис. 5.26

500 : 1 или 1000 : 1) послойных топологических чертежей – фотооригиналов, вычерчиваемых с помощью специальных устройств – координатографов, работающих в автоматическом режиме в соответствии с программой, задаваемой ЭВМ. Следующим этапом является фотографирование оригинала с уменьшением в 20–50 раз, а затем второе фотографирование с уменьшением и мультиплицированием (размножением) рисунка. В итоге получают эталонный фотошаблон с матрицей одинаковых рисунков в масштабе 1:1. С эталонного шаблона методом контактной печати изготавливают рабочие фотошаблоны.

Важным параметром фотолитографии является разрешающая способность, характеризующаяся максимальным числом отдельно воспроизводимых параллельных линий в маске в пределах 1 мм. На практике разрешающую способность определяют минимальной шириной линии  $\Delta$ . Принципиальным физическим фактором, ограничивающим  $\Delta$ , является дифракция света, не позволяющая получить  $\Delta$  меньше длины волны (для видимого света  $\lambda \approx 0,5$  мкм). Практически методом фотолитографии можно получить  $\Delta \approx 1$  мкм. Очевидно, что минимальный размер элемента ИС не может быть меньше  $\Delta$ .

*Рентгеновская литография* использует мягкое рентгеновское излучение с длиной волны около 1 нм, что позволяет получить  $\Delta \approx 0,1$  мкм. Фотошаблон в этом случае представляет собой тонкую мембрану (около 5 мкм), прозрачную для рентгеновских лучей, на которой методом электронно-лучевой литографии создан рисунок элементов ИС.



**Электронно-лучевая литография** использует облучение электронорезиста сфокусированным потоком электронов. Перемещаясь по поверхности пластины, включаясь и выключаясь по заданной программе, электронный луч создает необходимый рисунок элементов ИС. Минимальный размер элемента  $\Delta \approx 0,1-0,2$  мкм. Он ограничен минимальным диаметром электронного луча. Этот вид литографии используется в основном для изготовления рентгеношаблонов.

**Ионно-лучевая литография** использует облучение резиста пучком ионов. Чувствительность резиста к ионному облучению во много раз выше, чем к электронному, что позволяет использовать пучки с малыми токами и соответственно малым диаметром (до 0,01 мкм). Система ионно-лучевой литографии технологически совместима с установками ионного легирования.

### 5.5. Технология изготовления ИС

Технологический процесс изготовления ИС представляет собой последовательный ряд базовых технологических операций. Особенностью этого процесса является интегрально-групповой метод производства, при котором на общей подложке одновременно создается большое количество одинаковых интегральных схем. При этом технологической обработке одновременно подвергается несколько подложек. Тем самым достигается повышение процента выхода годных изделий и их качества, а также снижение их стоимости. После того, как процесс формирования микросхем на общей подложке завершен, производят проверку работоспособности каждой ИС. Контроль осуществляется с помощью механических зондов – тонких игл, которые контактируют с контактными площадками микросхем. После контроля общую подложку разрезают на отдельные части (чипы), каждая из которых содержит одну микросхему. Эти отдельные части устанавливают в корпус и соединяют периферийные контакты чипа с внешними выводами, корпус герметизируют, маркируют и устанавливают в тару.

#### 5.5.1. Технология изготовления тонкопленочных ГИС

Элементы тонкопленочных ГИС формируются на ситалловой подложке. Конфигурация элементов ГИС может быть получена двумя методами.

**Метод съёмной маски** предполагает последовательное использование масок, представляющих собой тонкий экран из металлической фольги с отверстиями, форма которых определяет кон-

фигурацию пленок, напыляемых на подложку через отверстия в маске. На рис. 5.27 представлена последовательность создания RC-схемы:

- а) на подложку напыляется резистивная пленка 1 через маску М-1;
- б) напыляются проводниковые пленки и контактные площадки 2 через маску М-2;
- в) напыляется нижняя обкладка конденсатора 3 через маску М-3;
- г) напыляется слой диэлектрика 4 через маску М-4;
- д) напыляется верхняя обкладка конденсатора 5 через маску М-5;
- е) напыляют защитный слой монооксида кремния через маску М-6.

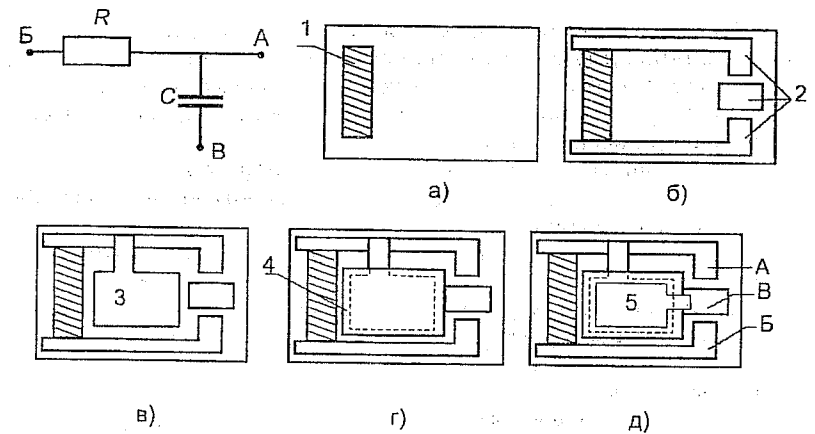


Рис. 5.27

**Метод фотолитографии** не отличается от фотолитографического процесса формирования отверстий в пленке  $\text{SiO}_2$ , рассмотренного выше. Это сложный и дорогостоящий процесс, поэтому его применяют только тогда, когда невозможно с помощью съёмной маски получить сложную топологию и высокую точность номиналов элементов. При этом методе также как и при методе съёмной маски поэтапно формируют элементы ГИС, применяя для этой цели вместо съёмных масок набор фотошаблонов.

#### 5.5.2. Технология изготовления толстопленочных ГИС

Основу толстопленочной технологии составляет трафаретная печать, сущность которой заключается в механическом продавливании специальных паст через отверстия в свободной маске-трафарете. Трафарет представляет собой металлическую сетку,

натянутую на рамку, на которой методом фотолитографии формируют рисунок элементов ИС. На таком трафарете часть ячеек закрыта, а часть открыта. Через открытые ячейки посредством специального приспособления — ракеля, продавливают проводниковую, диэлектрическую или резистивную пасту. После нанесения пасты подложку подвергают термической обработке, в ходе которой происходит химическое взаимодействие между компонентами пасты и материала подложки, в результате чего получается хорошая адгезия толстых пленок к подложке.

### 5.5.3. Эпитаксиально-планарная технология изготовления ППИС

Сущность этой технологии состоит в выращивании на поверхности кремния *p*-типа эпитаксиального слоя, создания в нем карманов *n*-типа и формировании в них вертикальных *n-p-n* транзисторных структур. Технологический процесс состоит из следующих основных операций (рис. 5.28):

а) на подложке Si *p*-типа создается слой SiO<sub>2</sub>, в котором вытравливаются окна для осуществления диффузии доноров, формируется скрытый слой;

б) удаляется слой SiO<sub>2</sub> и наращивается эпитаксиальный *n*-слой;

в) окисляется поверхность, делаются окна в SiO<sub>2</sub>, через которые вводят акцепторную примесь, в результате чего эпитаксиальный слой «разрезается» на отдельные островки-карманы с проводимостью *n*-типа;

г) создается новый окисный слой с окном для введения акцепторов, формируется базовая область;

д) опять создается новый слой SiO<sub>2</sub> с окнами для диффузии доноров, формируется эмиттер и *n*<sup>+</sup>-области для осуществления выводов от коллектора.

На последующих этапах технологического процесса формируются окна для осуществления выводов от эмиттера, базы и коллектора, напыляется сплошная пленка алюминия и методом фотолитографии формируется рисунок внешних проводниковых соединений на поверхности SiO<sub>2</sub>.

### 5.5.4. EPIC-технология

Эта технология позволяет сформировать транзисторные структуры, изолированные от подложки слоем SiO<sub>2</sub>. Сокращенное название этого процесса происходит от английского выражения Epitaxial Passivated Integrated Circuits. Рассмотрим один из вариантов этой технологии (рис. 5.29):

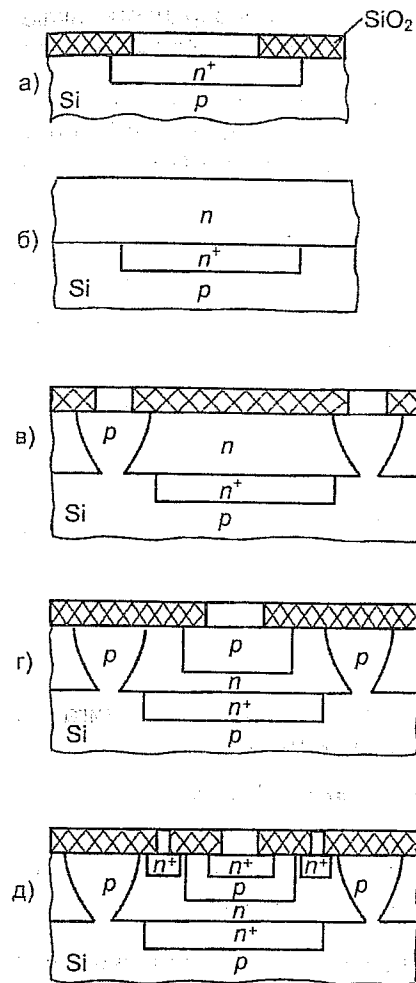


Рис. 5.28

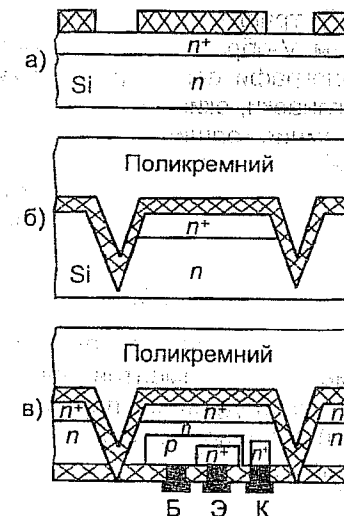


Рис. 5.29

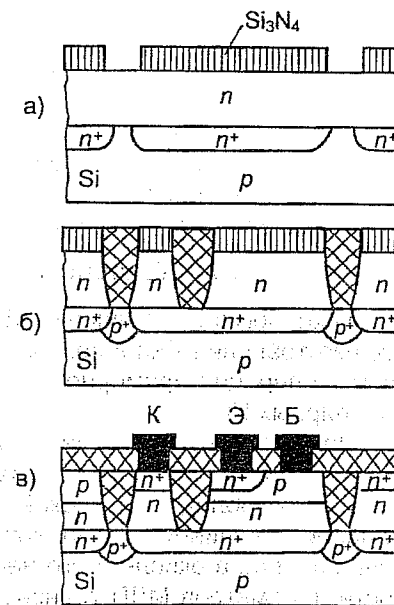


Рис. 5.30

а) в монокристалле кремния  $n$ -типа методом диффузии формируют  $n^+$ -слой, затем поверхность окисляют и создают в ней окна;

б) травлением кремния формируют канавки глубиной около 10 мкм V-образной или П-образной формы в зависимости от кристаллографической ориентации, после чего вся поверхность, включая канавки, окисляется и наращивается слой поликристаллического кремния толщиной около 200 мкм;

в) сошлифовывают пластину кремния  $n$ -типа до окисного слоя и в открывшихся карманах  $n$ -типа формируют элементы ИС, затем поверхность окисляют и формируют выводы от эмиттера, базы и коллектора.

### 5.5.5. Изопланарная технология

Этот вариант технологии обеспечивает повышение плотности размещения элементов микросхемы. Технологический процесс состоит из следующих операций (рис. 5.30):

а) в подложке  $p$ -типа формируют скрытый слой  $n^+$ -типа, наращивают эпитаксиальный  $n^+$ -слой, на поверхности которого создают слой нитрида кремния, а в нем окна;

б) через окна в пленке нитрида кремния осуществляют травление кремния почти до скрытого  $n^+$ -слоя и ионную имплантацию противоканальных  $p$ -областей, а затем проводят длительное низкотемпературное окисление канавок (глубина травления выбирается такой, чтобы после окисления поверхность подложки была бы ровной);

в) удаляется слой нитрида кремния и вместо него на поверхности создается слой диоксида кремния, через окна в котором формируется  $n$ - $p$ - $n$ -структура транзистора.

В ИС, изготовленных по изопланарной технологии, достигается самая высокая плотность размещения элементов.

### 5.5.6. Технология изготовления МДП ИС

Технология изготовления МДП ИС значительно проще технологии изготовления биполярных ИС. Так, число основных технологических операций примерно на 30 % меньше, чем при изготовлении биполярных ИС.

Наиболее ответственной операцией при изготовлении МДП-структур является создание диэлектрического слоя под затвором — он должен обладать высокой электрической прочностью и минимальной величиной заряда, который должен быть стабильным. Наличие заряда в окисле и его нестабильность приводят к нестабильности параметров МДП-транзистора. Серьезной проблемой является устранение возможности образования паразитных поверхност-

ных каналов под металлическими пленками, расположенными на поверхности диэлектрика. Существенной проблемой является совмещение затвора с областями стока и стока. При наличии перекрытия возрастают паразитные емкости  $C_{зп}$  и  $C_{сп}$ , а при наличии зазора между затвором и стоком (или истоком) не индуцируется канал. Поэтому при всех разновидностях технологии в первую очередь формируют затвор, который при последующих технологических операциях выполняет функции маски, обеспечивая оптимальное совмещение затвора с границами истока и стока.

Наибольший практический интерес представляет изопланарная технология изготовления МДП-структур, особенностью которой является изоляция МДП-структур толстым слоем оксида кремния. Применение этой технологии позволяет совместно формировать на одной подложке как биполярные, так и МДП-структуры. Процесс поэтапного формирования МДП-структуры представлен на рис. 5.31:

а) на поверхности кремниевой подложки  $p$ -типа формируют маску из нитрида кремния, через отверстия в которой внедряют ионы бора, в результате чего формируются противоканальные  $p^+$ -области;

б) окислением через маску создают разделительные слои диоксида кремния, после чего удаляют слой нитрида кремния, затем ионным легированием бора создают слой с повышенной концентрацией акцепторов, который необходим для снижения порогового напряжения;

в) формируют тонкий подзатворный слой диоксида кремния и наносят на него слой поликремния (затвор);

г) ионным легированием мышьяка формируют  $n^+$ -области истока и стока;

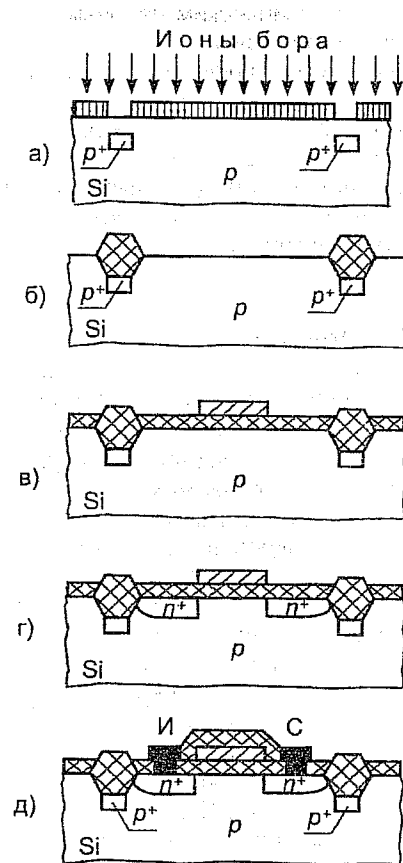


Рис. 5.31

д) химическим паровым осаждением наносят слой диоксида кремния, формируют в нем окна, напыляют пленку алюминия и методом фотолитографии создают рисунок металлических проводников.

В целом технологический процесс включает четыре операции ионного легирования и пять операций фотолитографии. Вместо поликремния для изготовления затвора во многих случаях применяют металлы. Следует иметь в виду, что технология ИС непрерывно совершенствуется, постоянно идет поиск новых конструкторско-технологических решений.

### 5.6. Большие интегральные схемы

Микроминиатюризация на современном этапе направлена на увеличение аппаратной плотности упаковки систем РЭА, использующих микросхемы. В современных РЭА средняя аппаратная плотность составляет  $100...300 \text{ см}^{-3}$ . При этом объем микросхем составляет несколько процентов от общего объема, а большая его часть занята межсхемными и межблочными соединениями. Уменьшение числа таких соединений является одной из первоочередных задач микроминиатюризации. Развитие этого направления привело к появлению БИС, в которых вместо отдельных схем (усилительно-каскада, логической ячейки, триггера и т. д.) используются интегральные узлы (регистры, счетчики, блоки памяти и т. д.).

Создание БИС позволило значительно повысить функциональную сложность микросхем, что привело к уменьшению их универсальности. БИС стали специализированными. Для различных видов микроэлектронной аппаратуры потребовались различные типы БИС. При этом, естественно, объемы производства каждого конкретного типа БИС стали существенно меньше, чем объемы производства микросхем средней степени интеграции.

Создание полупроводниковых БИС связано с решением ряда проблем, ограничивающих степень интеграции:

1. Проблема дефектов подложки. Чем больше площадь подложки, тем выше вероятность того, что дефект кристаллической структуры приведет к выходу из строя какого-либо элемента, иначе говоря, чем больше дефектов, тем меньше процент выхода годной продукции.

2. Проблема теплоотвода. Повышение плотности упаковки приводит к увеличению удельной мощности рассеяния. Эта проблема решается путем применения таких схем, которые характеризуются малой потребляемой мощностью.

3. Проблема уменьшения размеров. Чем меньше размеры элементов, тем сильнее сказываются флуктуации концентрации примесных атомов, снижается точность формирования структур.

4. Проблема межсоединений. Технология изготовления БИС базируется на стандартных технологических операциях, посредством которых создают активные и пассивные элементы. Отличия в технологии изготовления БИС проявляются после создания элементов на стадии нанесения монтажного рисунка внутрисхемных соединений. Соединения в БИС можно представить в виде многоуровневой системы. На первом уровне реализуются связи между отдельными активными и пассивными элементами, образующие элементарные схемные ячейки, например, логические элементы. На втором уровне образуются схемы типа узла; например, триггеры. На третьем уровне формируются блоки, например, регистры. Дальнейшее объединение устройств в более сложные узлы и блоки осуществляется на более высоких уровнях. Решение проблемы выбора числа уровней соединений зависит в каждом конкретном случае от типа логической структуры БИС, ее функциональной плотности и сложности. Существуют два основных метода межсоединений: фиксированный и избирательный.

**Метод фиксированных межсоединений** осуществляется в соответствии с заранее спроектированной топологией тонкопленочных проводников, соединяющих элементы схемы в жестко фиксированных координатах. Проектирование такой разводки осуществляется с помощью ЭВМ. Результатом проектирования является изготовление фотошаблона, обеспечивающего определенный рисунок межсоединений. Такой метод построения БИС позволяет наилучшим образом расположить элементы схемы и соединить их между собой, учесть паразитные влияния элементов схемы друг на друга, согласовать нагрузки, точно рассчитать время распространения сигналов и т. д.; т. е. позволяет оптимизировать устройство. Однако создание БИС подобным методом возможно при условии 100 %-го выхода годных элементов на пластине. Наличие хотя бы одного дефектного элемента делает всю БИС неработоспособной.

**Метод избирательных межсоединений** предусматривает обход дефектных элементов. При этом методе сначала проверяются работоспособность элементарных схемных ячеек, затем информация о координатах расположения годных ячеек вводится в ЭВМ для расчета топологии межсоединений. ЭВМ проектирует топологию и управляет процессом изготовления фотошаблонов; необходимых для каждого уровня металлизации. Топологию системы тонкопленочных проводников рассчитывают для каждой пластины заново с учетом расположения годных ячеек, которое различно для каждой пластины. Преимуществом этого метода изготовления БИС является повышение выхода годной продукции, но при этом снижается плотность упаковки элементов.

Одним из наиболее эффективных направлений развития БИС является разработка матричных БИС, которые относятся к классу полупроводниковых микросхем высокой степени интеграции. Такие БИС проектируются на основе **базового матричного кристалла** (БМК), представляющего собой полупроводниковый кристалл, на котором в определенном порядке размещаются на постоянных местах некоммутированные активные и пассивные элементы. Обычно определенное число активных и пассивных элементов группируется в так называемую топологическую ячейку (ТЯ), которые размещаются на БМК регулярно, образуя матрицу одинаковых повторяющихся ячеек. В одной топологической ячейке путем металлизированных соединений элементов можно создать несколько вариантов простейших схем. Топологические ячейки отделяются на кристалле друг от друга определенным пространством, предназначенным для размещения проводников, объединяющих ячейки в функциональную схему. Особенностью матричных БИС является то, что БМК представляет собой единую основу для создания широкого набора функциональных схем, все разнообразие которых определяется межсоединениями топологических ячеек. При изготовлении БМК используется постоянный комплект фотошаблонов, а для каждой конкретной БИС используется свой, присущий только ей фотошаблон, посредством которого формируются межсоединения ячеек, образующих требуемую функциональную БИС.

Основным препятствием увеличения интеграции в полупроводниковых БИС является случайное расположение дефектных элементов на полупроводниковой пластине. Рассмотренные выше методы создания полупроводниковых БИС основаны на индивидуальной обработке каждой полупроводниковой пластины, что резко повышает их себестоимость. В целом ряде случаев оказывается целесообразным создание больших гибридных интегральных схем (БГИС), затраты на изготовление которых значительно меньше, чем для производства полупроводниковых БИС.

Основным конструктивным элементом БГИС является многослойная коммутационная плата, представляющая собой систему многоуровневой разводки. На этой плате монтируются навесные компоненты — бескорпусные полупроводниковые ИС и БИС. Главная задача коммутационной платы — объединить множество ИС и БИС в единый функциональный комплекс, называемый микросборкой. **Микросборка**, таким образом, представляет собой суперкомпонент электронных схем, снабженный отдельным корпусом и характеризующийся единой технической документацией. Функциональная сложность такого суперкомпонента во много раз выше, чем БИС. Из микросборок можно на печатной плате монтировать сверхсложные узлы РЭА, а часто и все устройство в целом.

4. ПОЛЕВЫЕ ТРАНЗИСТОРЫ .....	3
4.1. Общие сведения .....	—
4.2. МДП-транзисторы .....	7
4.2.1. МДП-структура. Эффект поля .....	—
4.2.2. Расчет тока стока МДП-транзистора с индуцированным каналом .....	12
4.2.3. Статические характеристики МДП-транзистора с индуцированным каналом .....	16
4.2.4. МДП-транзистор со встроенным каналом .....	19
4.2.5. МДП-транзистор с плавающим затвором .....	20
4.3. Полевой транзистор с управляющим <i>p-n</i> -переходом .....	22
4.3.1. Расчет тока стока полевого транзистора с управляющим <i>p-n</i> -переходом .....	—
4.3.2. Статические характеристики полевого транзистора с управляющим <i>p-n</i> -переходом .....	26
4.3.3. МЭП-транзистор .....	27
4.4. Применение полевых транзисторов .....	28
4.4.1. Модели и эквивалентные схемы полевых транзисторов .....	—
4.4.2. Полевой транзистор, как усилитель электрических сигналов .....	32
4.4.3. Импульсный режим работы полевого транзистора .....	36
5. КОНСТРУКТИВНО-ТЕХНОЛОГИЧЕСКИЕ ОСНОВЫ МИКРОЭЛЕКТРОНИКИ .....	39
5.1. Основные понятия и определения .....	—
5.2. Гибридные интегральные схемы .....	40
5.2.1. Пленочные резисторы .....	—
5.2.2. Пленочные конденсаторы .....	41
5.2.3. Индуктивные элементы .....	—
5.2.4. Активные элементы ГИС .....	42
5.3. Полупроводниковые интегральные схемы .....	43
5.3.1. Эпитаксиально-планарные <i>n-p-n</i> -транзисторы .....	44
5.3.2. Изопланарные <i>n-p-n</i> -транзисторы .....	45
5.3.3. Эквивалентная схема <i>n-p-n</i> -транзистора .....	46
5.3.4. Транзистор с диодом Шоттки .....	47
5.3.5. Многоэмиттерные транзисторы .....	48
5.3.6. Многоколлекторные транзисторы .....	49
5.3.7. Транзисторы <i>p-n-p</i> -структуры .....	—
5.3.8. Диодное включение транзисторов .....	50

5.3.9. Резисторы ППИС .....	—
5.3.10. Конденсаторы ППИС .....	52
5.3.11. МДП-транзисторы ППИС .....	53
5.4. Базовые технологические операции .....	54
5.5. Технология изготовления ИС .....	62
5.5.1. Технология изготовления тонкопленочных ГИС .....	—
5.5.2. Технология изготовления толстопленочных ГИС .....	63
5.5.3. Эпитаксиально-планарная технология .....	—
изготовления ППИС .....	64
5.5.4. ЕРИС-технология .....	—
5.5.5. Изопланарная технология .....	66
5.5.6. Технология изготовления МДП ИС .....	—
5.6. Большие интегральные схемы .....	68

Набор и верстка *Т.А. Горшечниковой*

Издательство «Линк»

191186, Санкт-Петербург, наб. р. Мойки, д. 61, к. 532

Тел.: 8 (812) 315-8390, E-mail: link@sut.ru

<http://www.dvo.sut.ru>

Подписано к печати 25.11.2006.

Формат 60×90  $\frac{1}{16}$ . Объем 4,5 усл. печ. л. Бумага офсетная.

Тираж 600 экз. Зак. 572

Отпечатано СТ «Факультет ДВО», 191186 СПб, наб. р. Мойки, 61